PERSONAL WORKSTATION: TECNOLOGIE AVANZATE E SISTEMI ESPERTI

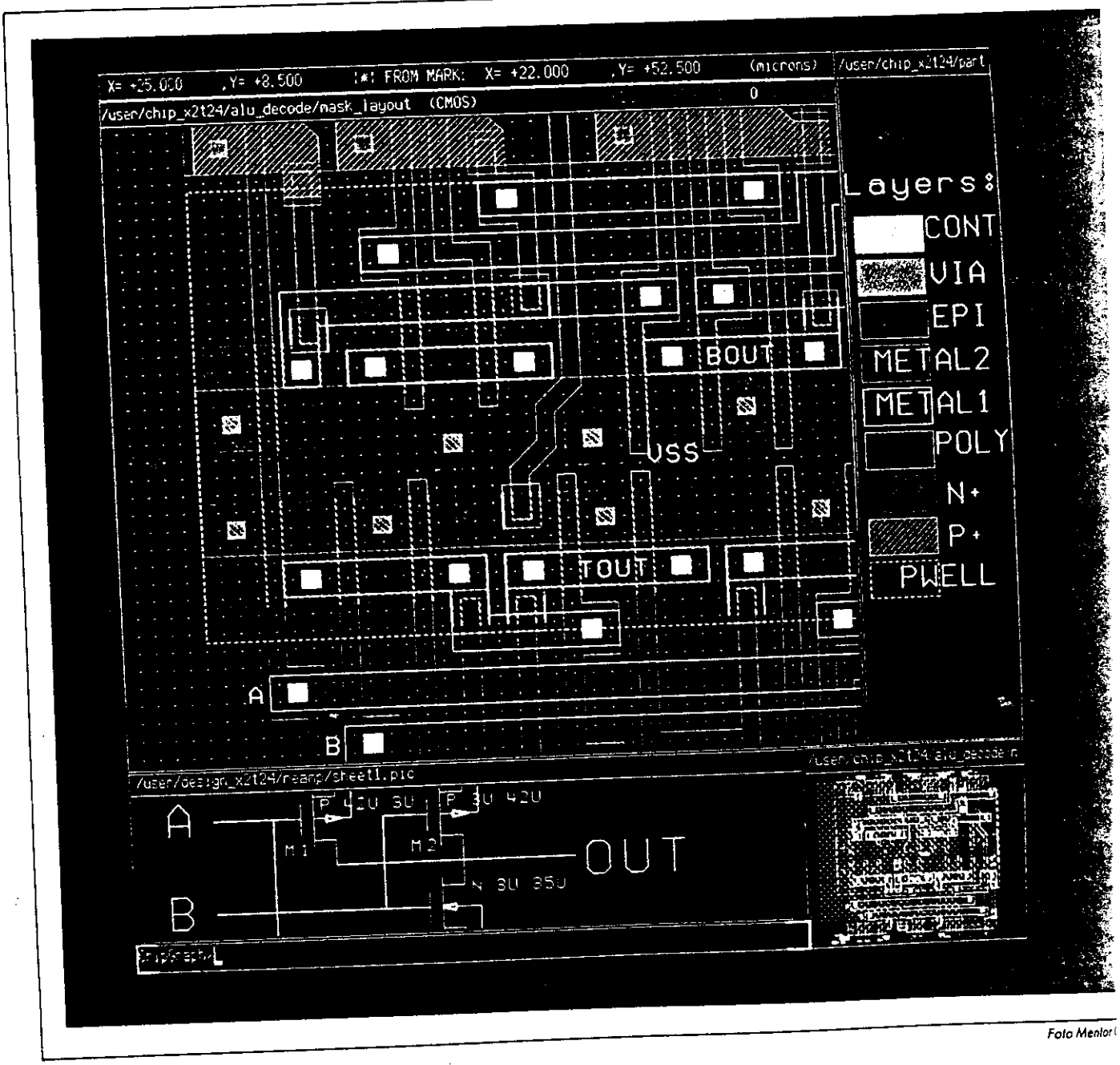


Foto Mentor

Sergio Zannoli

La progettazione assistita da computer (CAD) si è tradizionalmente basata su computer della fascia alta. Oggi, la notevole evoluzione tecnologica dei computer della fascia bassa e dei PC in particolare, da una parte e l'affinamento del software dall'altra, sono alla base di una nuova tendenza. Infatti, si assiste alla ricaduta di potenti strumenti di progettazione assistita da computer da sistemi della fascia alta, quindi accessibili a pochi, a sistemi della fascia bassa, specialmente personal computer, oggi largamente disponibili.

L'automazione della fase di progetto costituisce l'applicazione dominante di workstation (ben il 60% delle stazioni di lavoro sono usate per questo scopo contro il 18% usate per electronic publishing, il 12% per sviluppo software o CASE e solo il 5% per intelligenza artificiale). Inoltre, le vendite di fornitori USA ammontano a circa 1,5 miliardi di dollari e nel 1990 supereranno i 2,5 miliardi di dollari.
Questi dati sintetizzano l'importanza applicativa ed economica delle workstation. Elettronica Oggi ha voluto analizzare un segmento di particolare interesse: le personal workstation orientate alla progettazione di schede a circuito stampato, con riferimento ai pacchetti software per personal computer.
Questo segmento è molto diversificato: vi rientrano pacchetti di costo estremamente limitato e con prestazioni notevoli; pacchetti più impegnativi che, grazie ad hardware di supporto, consentono di ottenere da un personal computer prestazioni confrontabili a quelle di un supermicro o mainframe; pacchetti che, mediante un collegamento in rete, consentono di accedere da personal computer a risorse condivise molto sofisticate e potenti.
L'avanzamento della tecnologia attuale è notevole: semplicità d'impiego ma potenza di progetto, le funzioni possono essere automatiche o interattive, le librerie di componenti sono estensive e facilmente espandibili per inserire quelli futuri, si possono gestire anche componenti a montaggio superficiale. Insomma, si tende verso un sistema esperto che gestisce interattivamente la progettazione della scheda a circuito stampato.

Panoramica di mercato

ACSIS

ACSIS di Milano è una società indipendente, presente in Italia fin dagli albori all'innovazione dei sistemi CAE/CAD, nella duplice veste di utilizzatrice e promotrice.
La società fornisce ed utilizza i prodotti Cadnetix Corporation di Boulder (Colorado, USA), che detiene una posizione di leadership di mercato con sistemi CAE/CAD di seconda generazione per tutto il ciclo di sviluppo elettronico: schema, simulazione, sbroglio PCB, interfacce ATE e librerie semicustom. Cadnetix permette la conversione del personal computer IBM in uno strumento di progettazione immediatamente accessibile per l'ambiente CAE/CAD. Vengono supportati i personal computer IBM AT/XT con pacchetti di acquisizione schema, pubblicazioni tecniche, graphic waveform editor, ma soprattutto IBM PC diventa un elemento della rete CAE/CAD completa Cadnetix. Questo consente ad ogni elemento di

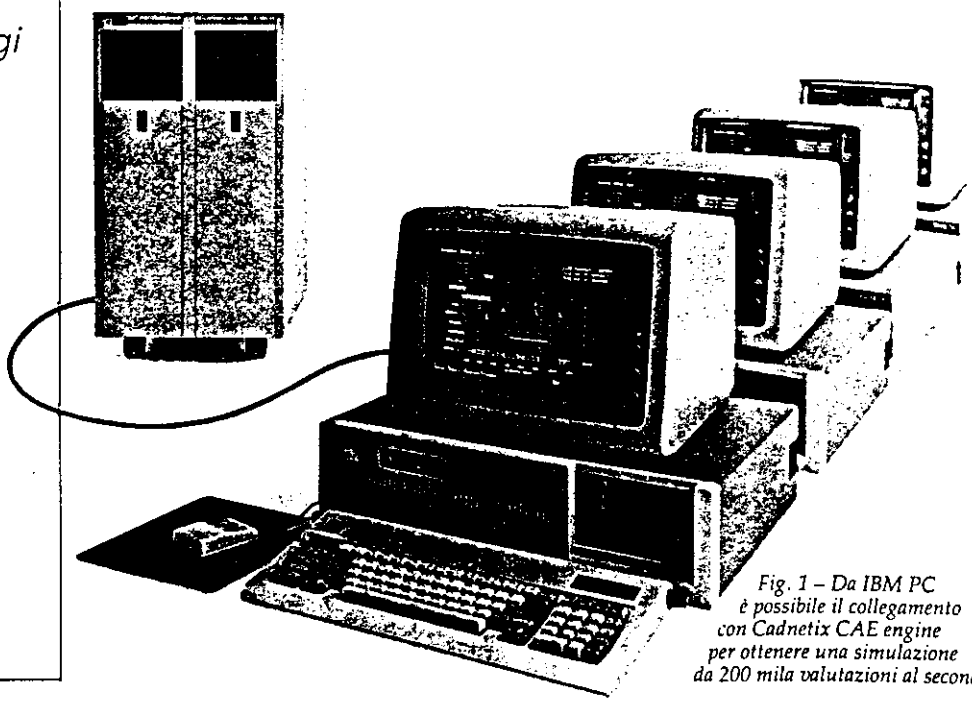
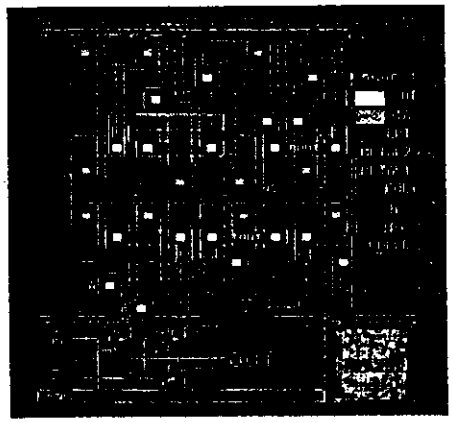


Fig. 1 – Da IBM PC è possibile il collegamento con Cadnetix CAE engine per ottenere una simulazione da 200 mila valutazioni al secondo.



un gruppo di progettazione di disporre di potenti strumenti CAE sulla propria scrivania. I progettisti possono condividere *engine* e *server* ad alte prestazioni per la compilazione, la modellazione fisica e le simulazioni accelerate. Non è conveniente disporre di librerie singole su ciascun PC, data la difficoltà di mantenere librerie multiple; inoltre una libreria di componenti completa richiede uno spazio su disco di almeno 60-80 Mbyte, che non è gestibile da PC. Invece, mediante IBM PC su rete Cadnetix si ha l'accesso semplice ed immediato ad estensive librerie CAE (Fig. 1). Secondo Cadnetix, un personal computer costituisce un mezzo a basso costo per la creazione di schemi, ma non è adeguato per l'analisi di progetto. Infatti, la limitata quantità di memoria indirizzabile influisce sulla dimensione delle compilazioni o simulazioni eseguibili. Per questo Cadnetix fornisce la possibile di collegare CAE engine e server PC attraverso la rete Ethernet. Cadnetix fornisce una compatibilità completa tra CAE e CAD workstation, compreso IBM PC. L'interfaccia utente è unica e di semplice impiego; le

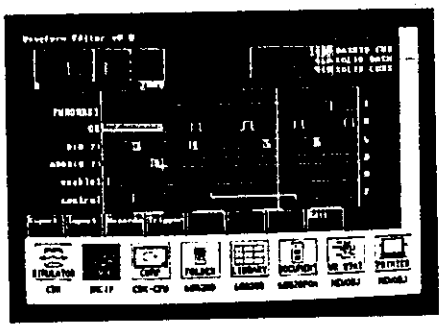


Fig. 2 – I valori dei segnali vengono facilmente caricati da tasti funzione e mouse. Mediante la rete Ethernet, il task di simulazione passa da PC a CAE engine.

singole unità condividono un database unificato che consente di automatizzare le fasi di forward e backward annotation.
I pacchetti per PC utilizzano la stessa interfaccia utente di tutti gli altri prodotti Cadnetix, basata sull'impiego di icone grafiche e di un mouse, al posto di comandi complessi e menu (Figg. 2 e 3).

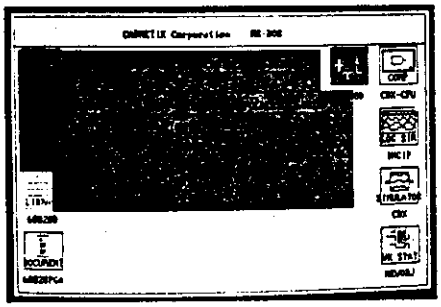


Fig. 3 – I pacchetti per PC, come tutti i prodotti Cadnetix utilizzano un'interfaccia utente molto semplice, basata sull'impiego di icone.

All Data

All Data di Milano fornisce le soluzioni CAD complete della P-CAD personal CAD systems (San José, CA, USA), per la progettazione di circuiti integrati semicustom, PLD e schede. Per la progettazione di schede vengono forniti i pacchetti:

* PC-CARDS, un PCB layout editor interattivo,
* PC-PLACE, per il posizionamento automatico dei componenti.
* PC-ROUTE, esegue automaticamente le interconnessioni.
* PC-DRC/NLC, esegue automaticamente il controllo della regola di disegno e della lista dei componenti.

PC-CARDS (Fig. 4) è un layout editor interattivo che costituisce il cuore di un sistema di progetto per schede. Il suo database integrato mantiene una traccia continua dei componenti e collegamenti, anche per strati multipli. Questo database viene impiegato anche per controllare la continuità elettrica e le regole di progetto, creare i disegni di fabbricazione ad eseguire la back annotation sugli schemi. Ciascuna di queste funzioni viene gestita da un set di utility integrate.
Ciascun progetto può supportare: 500 componenti, 6000 piedini, 50 strati, dimensioni della scheda 60 x 60 pollici, larghezza delle tracce e spaziature con risoluzione di 1 mil.
Altre caratteristiche di PC-CARDS comprendono: rappresentazione rat-

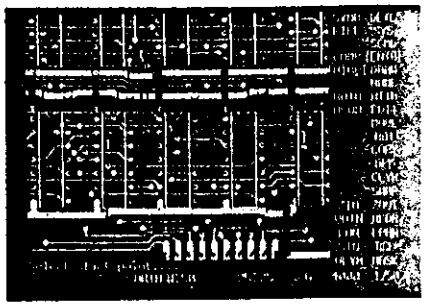


Fig. 4 – Applicazione del pacchetto CARDS per il layout editing.

nest, rubberbanding in tempo reale, commutazione di traccia tra strati con inserzione automatica e macro definibili dall'utente.

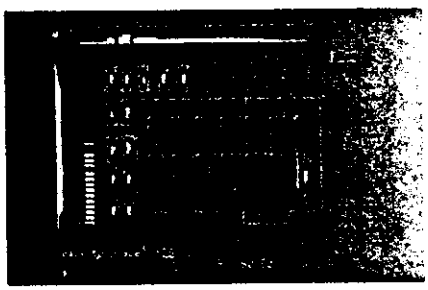


Fig. 5 – Esempio applicativo del pacchetto PC-PLACE per il posizionamento automatico.

PC-PLACE (Fig. 5) è un pacchetto software che posiziona velocemente ed automaticamente i componenti delle schede ed è dotato di funzioni addizionali per analizzare ed ottimizzare il posizionamento.
PC-PLACE fornisce degli strumenti di analisi interattiva molto potenti per ottimizzare il posizionamento automatico iniziale.
PC-ROUTE (Fig.6) esegue lo sbroglio automatico in modo completamente rientrante. Esso consente al progetti-

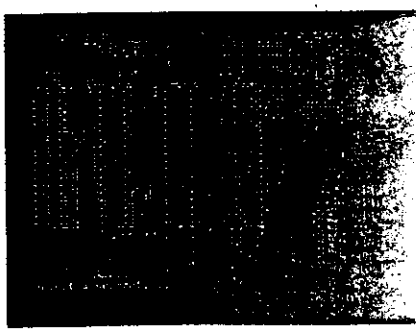


Fig. 6 – Applicazione del pacchetto PC-ROUTE per il routing automatico.

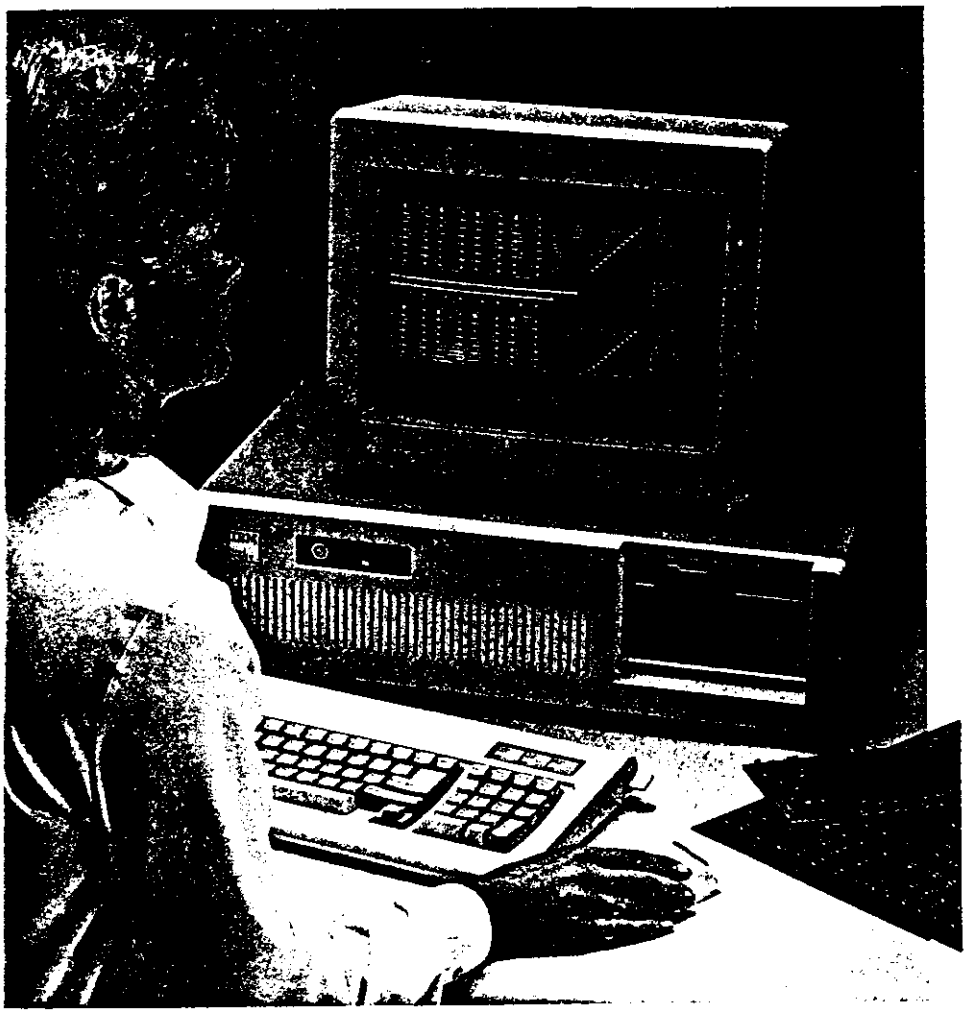


Fig. 7 – Impiego del pacchetto PCB Turbo per la progettazione e realizzazione di master complessi.

sta di specificare una strategia di sbroglio personalizzata per adattarsi alle esigenze del circuito e del progetto. Sono disponibili tre metodi di interconessione: coppie di piedini con o senza connessioni a T e coppie di piedini incatenate.
Tutti i pacchetti considerati consentono di operare su dispositivi a montaggio superficiale. L'impiego di questi componenti complica la visualizzazione grafica data la riduzione della spaziatura dei componenti stessi.
Ciononostante, tutti questi pacchetti sono operativi su personal computer IBM PC XT/AT e compatibili.

C&K Eurodis

C&K Eurodis, società del gruppo C&K Components di Cernusco S/N (MI), fornisce i pacchetti software PCB Turbo, per la progettazione di master professionali, e smARTWORK per il controllo del disegno e del progetto dei circuiti stampati.

PCB Turbo (Fig. 7) consente la progettazione e la realizzazione di master complessi di schede a singola e doppia faccia fino a 60 x 60 cm. Il sistema richiede pochissimo tempo per l'apprendimento, ha un costo moderato ed offre caratteristiche disponibili soltanto con sistemi più complessi e costosi.
PCB Turbo richiede un personal computer IBM PC XT oppure AT o compatibile (Olivetti M24, M28, molti compatibili con 640 kbyte RAM), scheda grafica a colori RGB, monitor a colori.
Per la generazione del master è richiesto un plotter, anche della fascia bassa. Il programma consente di disegnare i contorni di schede, comprese le finestrature e di posizionare i componenti, sia estraendoli dalla libreria, sia disegnandoli su monitor. Le piste, selezionabili tra 9 larghezze, possono essere posizionate su entrambe le facce del circuito stampato. Una procedura intelligente provvede a sbrogliare automtaicamente lo scheda ed a tracciare le piste di dimensioni previste su uno o due lati del circuito stampato, evitando gli incroci non desiderati. Per la realizzazione di schede ad alta densità, le piste e le piazzuole possono essere posizionate ad una distanza minima di 1,27 mm.
PCB Turbo consente di disegnare rette, rettangoli, archi o cerchi, per creare i diagrammi utilizzabili per serigrafia. Inoltre, è possibile inserire testi in qualsiasi punto, con possibilità di scelta dell'altezza dei caratteri e di rotazione nelle direzioni ortogonali.
Il programma può aprire finestre attorno ad una parte qualsiasi del disegno, con possibilità di movimento, variazione o cancellazione del contenuto. Tale contenuto può anche essere memorizzato con un nome, quindi può essere utilizzato come un semplice componente. PCB Turbo assegna un colore diverso ad ogni strato del disegno: lato componenti, lato saldatura e lato serigrafia.
smARTWORK (Fig. 8) è un pacchetto software che esegue il controllo completo del disegno e del progetto del circuito stampato. È facile da apprendere, consente 32 combinazioni di colori, visualizza contemporaneamente le due superfici di lavoro nei modi trasparente oppure opaco. smARTWORK genera un'artwork di elevata qualità su plotter, pronto per il processo fotografico (Fig. 9). Si possono progettare circuiti stampati a singola o doppia faccia con dimensioni fino a 25,4 x 40,6 cm, le piste sottili sono di 0,3 mm, quelle larghe sono di 1,27 mm e multipli, la distanza minima tra i conduttori è di 0,4 mm. Le piazzuole vengono dimensionate automaticamente per mantenere la distanza minima.
Il sistema richiesto può essere PC IBM, XT, AT, portatili, Olivetti M24 o equivalenti con 192 kbyte RAM, due disk drive e DOS 2.0. È richiesto l'adattatore IBM colour/graphics o equivalenti con 15,75 kHz RGB.

Celdis

Celdis Italiana di Cinisello B. (MI) ha concluso recentemente un accordo per la distribuzione sull'intero territorio nazionale di REDCAD, un prodot-

Fig. 8 – Il pacchetto smARTWORK consente il controllo completo del disegno e del progetto del circuito stampato.

to di CAD elettronico professionale per PC, sviluppato da RACAL-REDAC (Inghilterra).
RACAL-REDAC è una società del gruppo RACAL, costituita oltre 20 anni fa per produrre sistemi di CAD elettronico. Attualmente, con una quota del 45% del mercato europeo, è la società che copre la maggiore fascia di mercato del CAD elettronico.
Il software REDCAD, comprendente vari moduli integrati, è basato su personal computer IBM o compatibili e consente di implementare una vera e propria personal workstation con possibilità di utilizzo, anche, di altri programmi disponibili su IBM PC.
Di particolare interesse sono i pacchetti REDBOARD PCB Design, per il layout di schede a circuito stampato e REDLOG Circuit Capture per la definizione dello schema grafico. Entrambi i pacchetti possono essere impiegati come stand-alone workstation oppure come parte di un sistema più ampio.
REDBOARD fornisce le funzioni automatiche ed interattive per il posizionamento dei componenti e lo sbroglio delle connessioni (Figg. 10 e 11). Una struttura dati di collegamento viene impiegata per conservare i collegamenti elettrici; i dati di progetto possono essere successivamente trasferiti su altri sistemi compatibili. REDBOARD è semplice da apprendere ed utilizzare grazie all'impiego di pop-up menu. Un'estensiva libreria di componenti consente l'impiego immediato del sistema. Mediante un plotter a penna, è possibile produrre tutto il materiale necessario per la produzione di schede prototipo. Le connessioni possono essere sbrogliate in modo automatico o interattivo. Il router comprende routine specifiche per lo sbroglio dei percorsi di alimentazione e massa (Fig. 12). Inoltre, esso imposta percorsi dominanti nella direzione X su un lato della scheda e nella direzione y sull'altro, minimizzando il numero dei fori.
Il pacchetto REDLOG Circuit Capture consente la definizione di dati circuitali o logici sotto forma di un progetto di circuito, tracciato interattivamente sullo schermo. Un approccio di progetto gerarchico consente la suddivisione in blocchi funzionali discreti che semplificano il progetto e consentono l'accesso a diversi progettisti. I dati di progetto contenuti nel database possono essere successivamente trasferiti

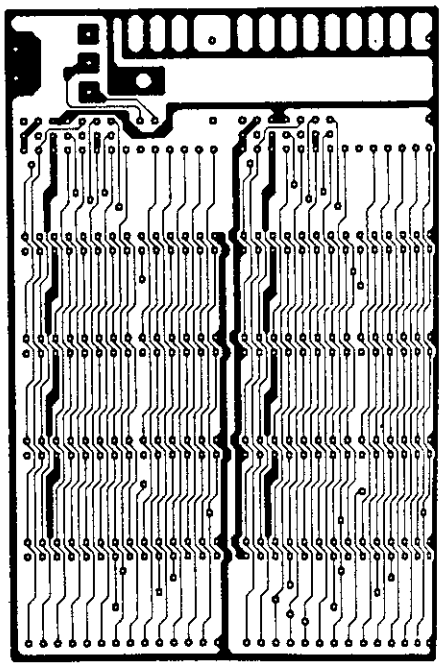


Fig. 9 – Esempio di artwork ottenuto con il pacchetto smARTWORK.

ad altri pacchetti per la simulazione, il progetto di schede, il layout di gate array, eccetera.
I comandi vengono selezionati da un sistema a menu di semplice impiego, mediante l'impiego di tasti funzione e del mouse. Vengono fornite estensive librerie di componenti e simboli per consentire l'uso produttivo immediato del sistema.

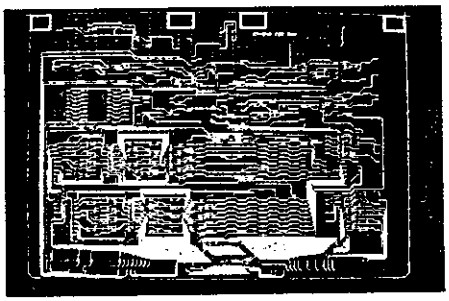


Fig. 10 – Esempio di applicazione del pacchetto REDBOARD per la progettazione di schede.

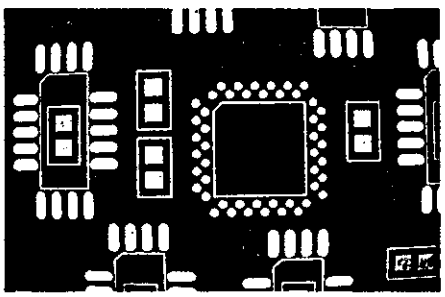


Fig. 11 – Impiego dei componenti dell'ultima generazione.

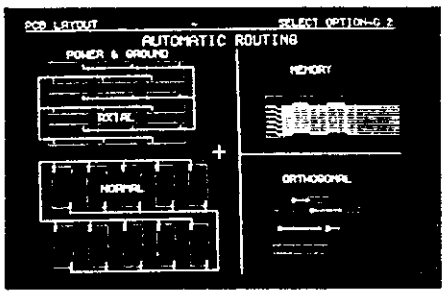
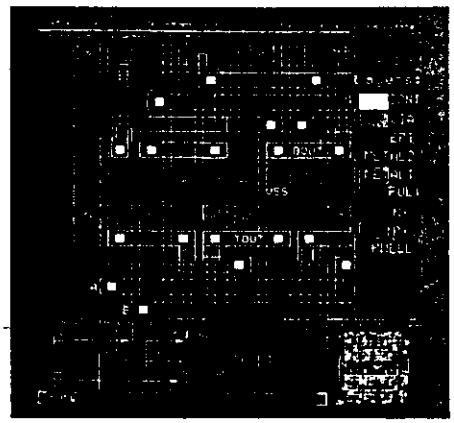


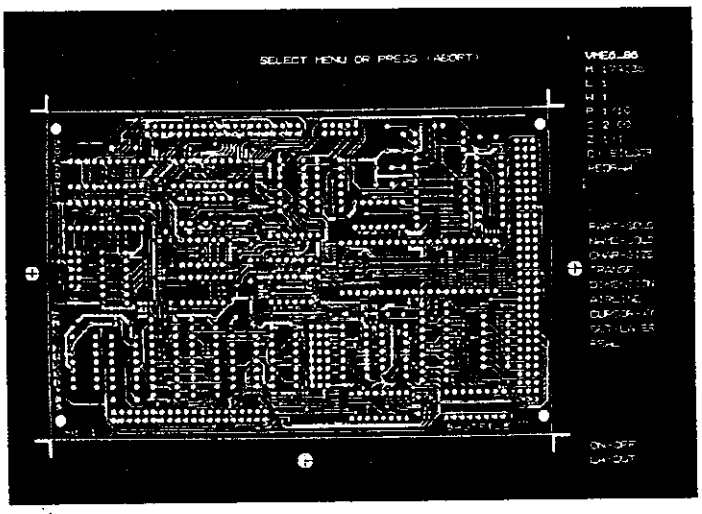
Fig. 12 – Esempio di routing automatico del pacchetto REDBOARD.

Cigraph

Cigraph di Mestre (VE) fornisce il software SophistiCAD, dedicato alla sbrogliatura interattiva di circuiti stampati ed implementato su PC IBM AT e compatibili. Il programma è stato sviluppato dalla società tedesca Solarim ed introdotto sul mercato alla fine del 1985. Da allora sono state fatte un centinaio di installazioni, presso società quali NCR, Grundig, Siemens, Texas Instruments, AEG, eccetera.
SophistiCAD è un programma che si è sviluppato e continua a crescere attraverso un dialogo continuo con gli utenti. Infatti, la maggior parte dei comandi presenti è stata sviluppata interattivamente con utenti esperti di sbrogliature.
Le caratteristiche generali sono le seguenti: realizzazione di schede di dimensione massima 28 x 19 pollici (circa A1) e può funzionare su 16 strati. Sono disponibili 7 strati ausiliari: 2 per il solder, 2 per la serigrafia dei componenti, 2 per l'adesivo dei componenti SMD ed 1 per la foratura. Esiste una libreria di componenti con definizione del tipo e della forma, liberamente ampliabile secondo le esigenze; l'organizzazione delle informazioni è di tipo relazionale. Sono presenti procedure per foto plotter, per plotter e perforatore di nastri.
Per la massima velocità, la Solarim ha progettato due alternative di schede aggiuntive: microprocessore 68000 con 1 MByte di memoria, microprocessore 68020 con 4 MByte di memoria comprensivo di un coprocessore aritmetico MC68881 e di un paged memory management unit MC68851. Anche la grafica è stata curata con la disponibilità di due specifiche schede: EGA compatibile con risoluzione 648 x 480 (standard), Miro Graf con risoluzione 1024 x 780 (alternativa).
SophistiCAD è particolarmente semplice da utilizzare per i seguenti motivi: con il solo impiego del mouse si ha il controllo del programma; l'ottima grafica a colori garantisce la nitidezza dell'immagine, evitando l'affaticamento nel lavoro interattivo; il menu dei comandi è strutturato, viene visualizzata la posizione corrente di lavoro e vengono indicati chiaramente gli errori.
SophistiCAD comprende tre moduli principali: SCHEMA, LAYOUT ed OUTPUT.
Schema consente la realizzazione e la progettazione di schemi elettrici, rispettando le norme del disegno elettrotecnico. Il progetto viene ripreso per la realizzazione del circuito stampato, semplificando le operazioni di inserimento componenti e delle connessioni. Il modulo Layout è il nucleo centrale del programma per la progettazione delle schede e può lavorare in modo indipendente dal modulo Schema nei casi in cui non si disponga dello schema elettrico. Durante la sbrogliatura, una pista viene sempre considerata come un "filo elastico" e solo al termine della lavorazione diventa automaticamente "di rame". Per spostare un componente al quale sono connesse delle piste, è sufficiente muoverlo e le piste lo seguiranno come elastici.



Nella sbrogliatura è frequente la necessità di collegare una serie di componenti uguali con una struttura bus ripetitiva.
SophistiCAD risolve brillantemente tale situazione grazie ad una serie di comandi di ricopertura a livello di componenti e segmenti.
Macro comandi consentono di copiare, muovere e cancellare una parte di scheda inquadrata in un rettangolo.
La potenza dell'ingrandimento (zoom) fino a 20+1 ed una sensibilità di circa 12,5 μm permettono la progettazione con componenti a montaggio superficiale (SMD) e con tecnica ibrida. L'impiego flessibile di unità di misura, sia in mm che in pollici, consente l'adeguamento a qualsiasi standard di progettazione. Alla fine del progetto si possono eseguire delle routine di collaudo delle schede sbrogliate, prima di inviarle al plotter. Per esempio, si può analizzare la distanza minima tra pad e piste.
Il miglior CAD sarebbe superfluo se non presentasse un'ottima riproduzione nell'output. SophistiCAD è dotato di una serie di opzioni e la procedura Output prevede tutte le interfacce per l'uscita: alla stampante per creare gli elenchi dei componenti, al plotter per disegni di protocollo, al foto plotter per la creazione di pellicole di produzione, al perforatore di nastri per definire le coordinate del trapano o altre periferiche specifiche (Figg. 13 e 14).



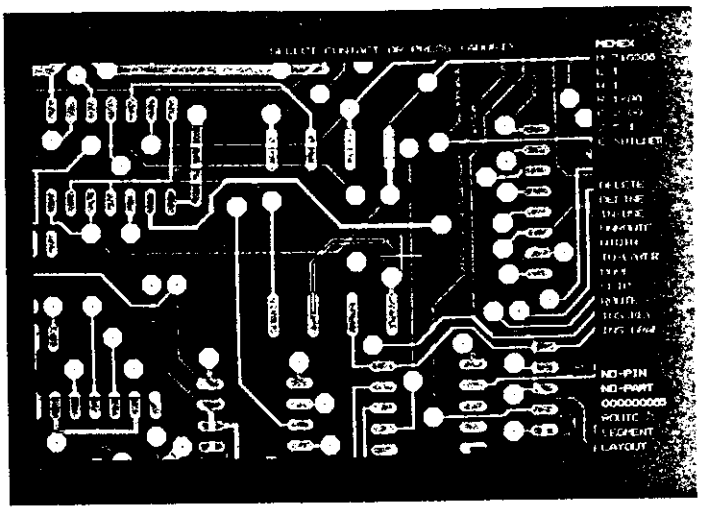


Fig. 13 – Esempio di scheda ad alta densità ottenuta con SophistiCAD.

Fig. 14 – Esempio di scheda multistrato ottenuta con SophistiCAD.

Nonostante SophistiCAD lavori con un proprio sistema operativo, il Solos, i dati vengono registrati su disco in forma MS-DOS compatibile, permettendone il trasferimento su altri computer.

Delo Systems

DELO Systems di Fizzonasco Pieve E. (MI) rappresenta per l'Italia CASE Technology Inc. (USA) ed, in particolare, Vanguard schematic design system, uno dei più potenti strumenti per la creazione e l'editing di schemi e per la progettazione PCB.
Per la massima versatilità, il sistema Vanguard opera su diverse basi hardware standard IBM PC, DEC MicroVAX, VAX Station II, VAX Station II/GPX e VAX. Per ciascuna di queste basi, il sistema è identico, in quanto utilizza gli stessi comandi. Vanguard PCB design system consente di eseguire il layout di schede a circuito stampato, con un elevato grado di automazione ed interattività. (Fig 15). Il sistema PCB layout comprende: un editor grafico integrato per il progetto

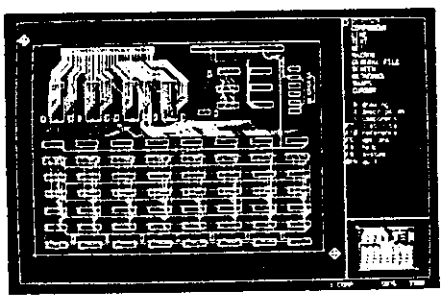


Fig. 15 – Vanguard PCB design system utilizza lo stesso graphics editor impiegato per la creazione di schemi originali.

dello schema e della scheda con un database comune per entrambe le applicazioni, un tool di sbroglio e posizionamento automatici, la funzione rat nesting, lo scambio di piedini, gate e componenti, il controllo automatico della consistenza tra schema e layout, la back annotation completa, il controllo interattivo della regola di disegno, il supporto di un numero qualsiasi di livelli di sbroglio e di dispositivi a montaggio superficiale.
Il sistema Vanguard è dotato anche di potenti strumenti interattivi; per esempio, una utility consente l'impaccamento automatico dei gate dello schema in dispositivi ed il loro posizionamento sulla scheda. Qualora l'impaccamento ed il posizionamento risultino critici, l'utente può intervenire interattivamente. Il layout editor può visualizzare tutte le connessioni tra dispositivi, mediante un ratnest layout, per rappresentare la massima densità di sbroglio (Fig. 16). Alternativamente, è possibile visualizzare soltanto le connessioni di un componente alla volta, per potersi concentrare sulle tracce corrispondenti.
Durante la fase di sbroglio, si può utilizzare la funzione di zoom dinamico fino al livello di dettaglio desiderato. L'editor è dotato di prestazioni che rendono efficace ed efficiente il processo di layout. Infatti, è possibile variare la larghezza delle tracce, in modo da utilizzare dispositivi a montaggio superficiale, ottenere un numero qualsiasi di livelli di sbroglio e

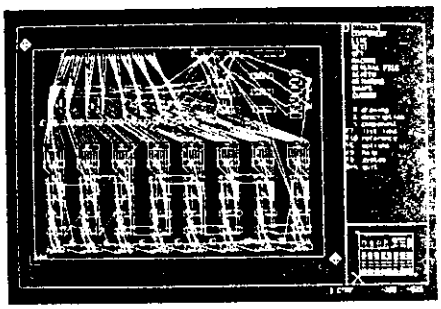


Fig. 16 – CASE Vanguard PCB design system genera una rat nest completa per la visualizzazione delle connessioni logiche della scheda, in modo da ottimizzare il posizionamento.

visualizzare i connettori laterali, effettuare operazioni di sbroglio a 45°, trasferire i componenti mantenendo intatti i collegamenti (rubberbanding intelligente). Le regole del disegno si possono verificare in due modi: mediante una funzione interattiva-automatica oppure mediante un post processor.
L'integrazione completa di tutti gli strumenti di sviluppo consente all'utente di passare velocemente dallo schema al layout interattivo ed allo sbroglio automatico.
PCB auto router completa tipicamente il 90-95% dei percorsi di circuiti stampati in modo automatico. L'auto router può operare selettivamente su tracce, window, regioni, oppure sull'intera scheda. Il PCB auto-router è di tipo rientrante, senza griglia, ideale per tecnologie sofisticate e supporta un'interfaccia utente molto semplice.
La famiglia di strumenti software di simulazione CADAT (Computer-Aided Design And Test) è integrata nel

Fig. 17 – Impiego del pacchetto EIE EXECUTIVE CAD su IBM PC/XT.

Vanguard CAE design system e fornisce una gamma completa di funzioni per lo sviluppo di circuiti digitali.
CADAT comprende quattro funzioni fondamentali: simulazione logica, simulazione guasti, analisi delle temporizzazioni e modellazione hardware.

E.I.E. Italia

E.I.E. Electronic Industrial Equipment Italia di Milano, fornisce i seguenti pacchetti, basati su IBM PC/AT:

* EIE EXECUTIVE CAD: per schemi elettrici, simulazione logica ed analogica, progetto di layout con posizionamento e sbroglio automatici, back annotation, disegno 2D.
* EE DESIGNER: sistema per PCB, a basso costo, per schemi elettrici, simulazione logica, progetto layout con posizionamento e sbroglio automatici.

EIE EXECUTIVE CAD (Fig. 17) è un sistema completo per la progettazione di schede a circuito stampato, dal layout ai nastri perforati per controllo numerico. Esso comprende i seguenti moduli: progetto di schemi, simulatore logico, trasferimento di schemi, progetto del layout, rat nest, sbroglio automatico, controllo automatico degli isolamenti (Fig. 18), dispositivi a montaggio superficiale (SMD) (Fig. 19), routine di libreria, post processing, file per foto plotter Gerber, nastri perforati NC, tracciamento delle aree di perforazione, routine di comunicazione, lista dei materiali.

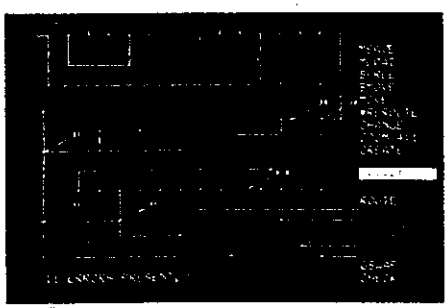
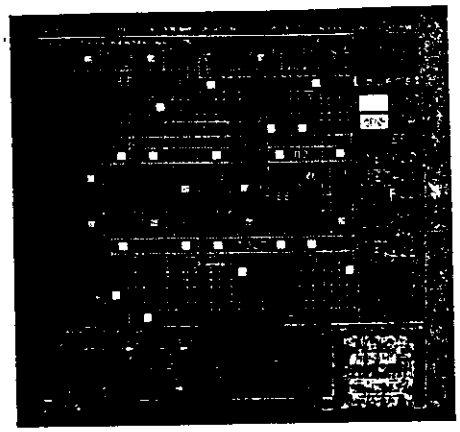


Fig. 18 – Esempio di controllo degli isolamenti mediante il pacchetto EIE EXECUTIVE CAD.



EIE EXECUTIVE CAD è un sistema semplice da usare che fornisce tutti i mezzi per la produzione di un circuito stampato. In particolare, si possono generare i grafici del lato del circuito, la maschera di saldatura e quella di serigrafia; i file si possono trasmettere per la tracciatura al foto plotter.
EE DESIGNER è un sistema CAD di ingegneria elettronica per la progettazione di schede a circuito stampato. Esso esegue le funzioni di progetto schema, simulazione logica, layout del progetto, post processing, posizionamento e sbroglio automatici.

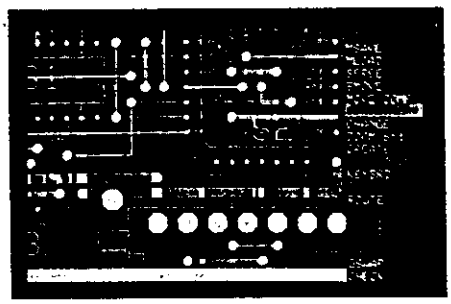


Fig. 19 – Esempio d'impiego di componenti a montaggio superficiale.

Hewlett-Packard

Hewlett-Packard Italiana di Cernusco S/N (MI) fornisce HP Design Center, una soluzione integrata di gruppi di lavoro misti di progettazione elettronica, meccanica e software, per automatizzare le attività individuali di progettazione, aumentando la produttività e la qualità.
Alla base di HP DesignCenter (Fig. 20) vi è la stazione di lavoro tecnica HP 9000 serie 300 con sistema operativo HP-US, derivato da UNIX System

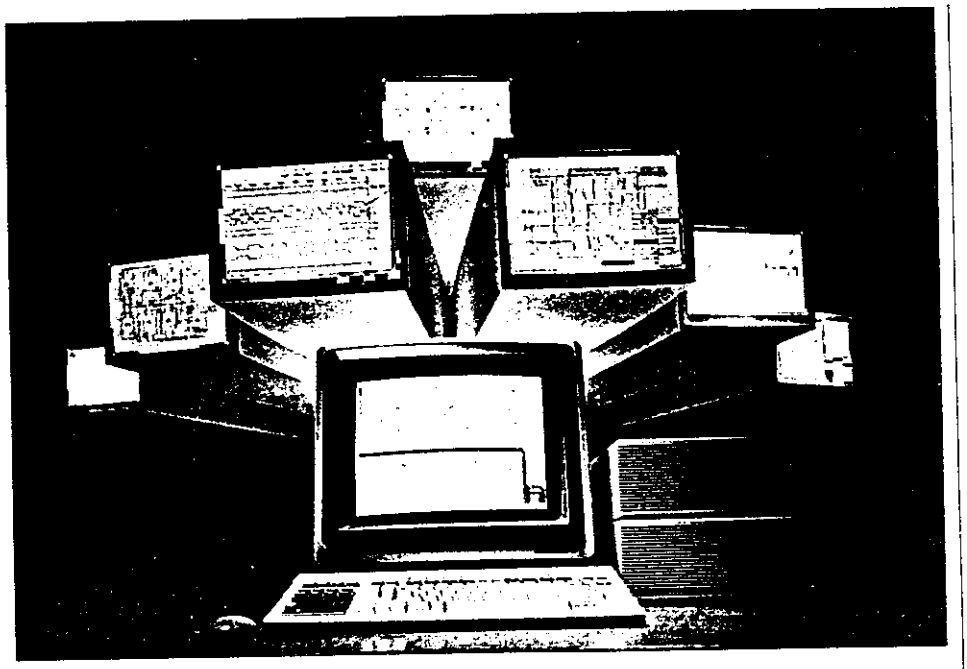


Fig. 20 – Alla base di HP DesignCenter, vi è la famiglia di stazioni di lavoro HP 9000 serie 300, con sistema operativo HP-UX, derivato da UNIX System V. Recentemente, è stato introdotto il modello 318M a basso costo.

V, una stazione molto flessibile che consente sia la configurazione singola che interi sistemi, grazie ad una potente rete locale.
Recentemente, Hewlett-Packard ha presentato HP 9000 modello 318M, una stazione di lavoro monocromatica, basata sul processore Motorola 68020 a 16,6 MHz e caratterizzata da un prezzo base inferiore a quello di modelli analoghi presenti sul mercato. Inoltre, essa comprende un coprocessore in virgola mobile 68881, 4 Mbyte di RAM sincrona ad alta velocità ed un monitor monocromatico da 1024 x 768 pixel.
HP DesignCenter comprende numerose soluzioni, tra cui:

* HP Printed Circuit Design (CAD) System, una soluzione completa che collega l'attività di stesura del layout delle schede a circuito stampato con quella di progettazione elettrica, produzione e collaudo.
* HP Analog Design System, un sistema analogico di simulazione basato su schemi, in stretta correlazione con HP Logic Design System.
* HP Logic Design System, sistema di simulazione, basato su schemi, recentemente aggiornato.

Hewlett-Packard ha acquisito la licenza di distribuzione di CBDS-III (Printed Circuit Design System) da Northern Telecom (NT) e dalla consociata Bell Northern Research (BNR).
CBDS-III è la base del sistema di progettazione di HP Printed Circuit Design System, caratterizzato da un formato del design file aperto e ben documentato, per il layout di schede analogiche e digitali con montaggio a fori ed a superficie (SM).
HP Logic Design System può utilizzare la stazione di lavoro HP 9000 serie 300 *oppure il personal computer HP Vectra, compatibile IBM PC AT.*
La libreria dei componenti di HP Printed Circuit Design System comprende circa 4500 componenti digitali ed analogici, per montaggio superficiale ed a fori passanti, con possibilità di estensione a piacere. Il sistema non si limita al layout fisico ma assicura che il progetto venga trasferito automaticamente alla produzione, generando una gamma di file e dati, come le istruzioni per il foto plotter, i nastri perforati per il controllo numerico ed i resoconti della produzione.

Mentor Graphics

Mentor Graphics Italia di Assago (MI) è la filiale italiana di Mentor Graphics Corporation di Beaverton (Oregon, USA), fondata nel 1981, pioniere delle tecniche CAE (Computer-Aided Engineering) ed all'avanguardia nell'automazione del progetto elettronico, oggi leader mondiale nelle vendite CAE.
Sin dall'inizio, Mentor Graphics ha considerato il concetto di CAE dal livello di sistema ed ha sviluppato i propri prodotti in questa prospettiva. Questo significa che ogni prodotto è stato sviluppato per adattarsi ad una strategia di automazione globale del progetto, favorendo la sinergia tra le unità che operano assieme in un sistema.

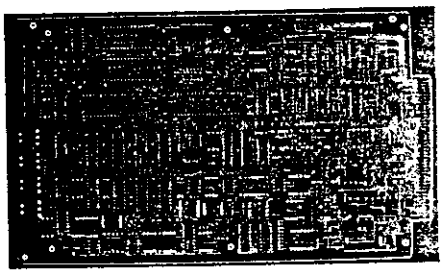


Fig. 21 – Videata del programma MSPICE della Mentor Graphics. MSPICE è un pacchetto software per la simulazione interattiva di circuiti, supportato dalle workstation della serie IDEA.

La serie di engineering workstation IDEA (Fig. 21) di Mentor Graphics è stata progettata per massimizzare la produttività ad ogni livello dello sviluppo del progetto. Ogni workstation è costituita da una piattaforma hardware Apollo, eccetto la entry station basata su IBM PC AT, che può partecipare alla rete per condividere file trasparenti all'utente con tutte le stazioni della rete.

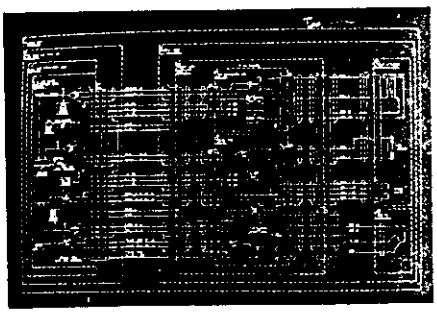


Fig. 22 – L'interfaccia avanzata di Entry Station della Mentor Graphics è caratterizzata da collegamenti in cascata e pop-up menu per un rapido caricamento dei comandi.

L'architettura di rete è Apollo DOMAIN, una LAN (Local Area Network) di tipo token-passing da 12 Mbit/s che riunisce tutte le workstation collegate in un unico sistema e consente all'utente un accesso trasparente ai file sull'intera rete. Entry Station è un pacchetto software a basso costo ed alte prestazioni per il disegno dello schema e l'editing dei simboli che gira su IBM PC/AT. Il data base e l'interfaccia utente (Fig. 22) sono compatibili con le workstation della serie IDEA. L'elevato livello di integrazione comprende anche un collegamento bidirezionale di comunicazione con qualsiasi workstation IDEA. Conseguentemente Entry Station può partecipare completamente ai progetti sviluppati sulla rete IDEA. Entry Station comprende un potente editor di rete che utilizza tecniche ad alta produttività per il caricamento di schemi ed utilizza un'interfaccia uomo-macchina molto semplice da usare e potente. Questo consente al progettista di operare in modo gerarchico, con ciascun simbolo riconducibile ad una serie di simboli primitivi. Il modulo Schematic Capture è fornito di un'interfaccia per la netlister che offre all'utente tutti gli strumenti necessari per la creazione della propria netlister (Mentor Graphics offre anche, opzionalmente, un netlister Tegas disponibile sia sotto forma di codice oggetto che di codice sorgente).

Particolarmente importante è l'interfaccia uomo-macchina, appositamente studiata per favorire l'interazione dell'operatore e per facilitare l'apprendimento nell'uso del sistema senza però penalizzare l'utente divenuto ormai esperto. Grazie al mouse e alla visualizzazione con diversi colori, l'utente può effettuare facilmente le sue scelte all'interno dei menu di tipo pop-up a cascata, con il supporto di un valido sistema di help in linea.

Entry Station può inoltre utilizzare il software Ventura Publisher per la creazione di testi e documenti, integrando i grafici creati durante la fase di progettazione con i testi della relativa manualistica.

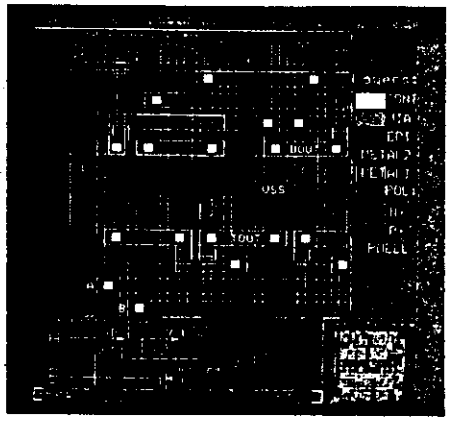
Entry Station utilizza una base hardware costituita da un personal computer IBM AT con almeno 640 Kbyte di RAM, un disco rigido da 20 Mbyte, un floppy da 1,2 Mbyte, la IBM Enhanced Graphics Interface e il monitor a colori e un mouse che è incluso nel package Mentor Graphics. Entry Station utilizza il sistema operativo PC-DOS versione 2.1 o superiori.

Microdata Systems

Microdata Systems di Lerici (SP) distribuisce per l'Italia i seguenti pacchetti software:

* OrCAD ed HiWIRE per il disegno di schemi elettrici;
* FASTWIRE e smARTWORK per lo sbroglio delle schede a circuito stampato.

OrCAD (Fig. 23) è un pacchetto completo per cattura schema, in grado di portare la potenza del CAE sul banco di ciascun progettista. Esso utilizza comandi guidati da menu per creare, modificare, salvare e stampare schemi elettronici. Sviluppato specificamente per personal computer IBM e compatibili, OrCAD supporta la maggior parte delle schede grafiche e stampanti. Il pacchetto comprende estensive librerie di componenti e programmi di utilità per la generazione di schemi, ordini di materieli, net list e controllo di progetto. La creazione dello schema è molto semplice e l'editing grafico è veloce. Il pacchetto comprende potenti macro da tastiera che semplificano la fase di cattura dello schema, per esempio per funzioni ripetitive come la creazione di una matrice di memoria. OrCAD può memorizzare oltre 100 macro, ciascuna eseguibile con la sola pressione di un tasto.



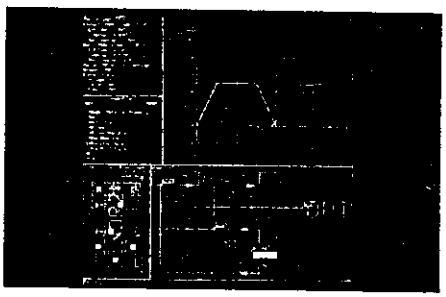


Fig. 23 – Esempio applicativo del pacchetto OrCAD, per il disegno di schemi.

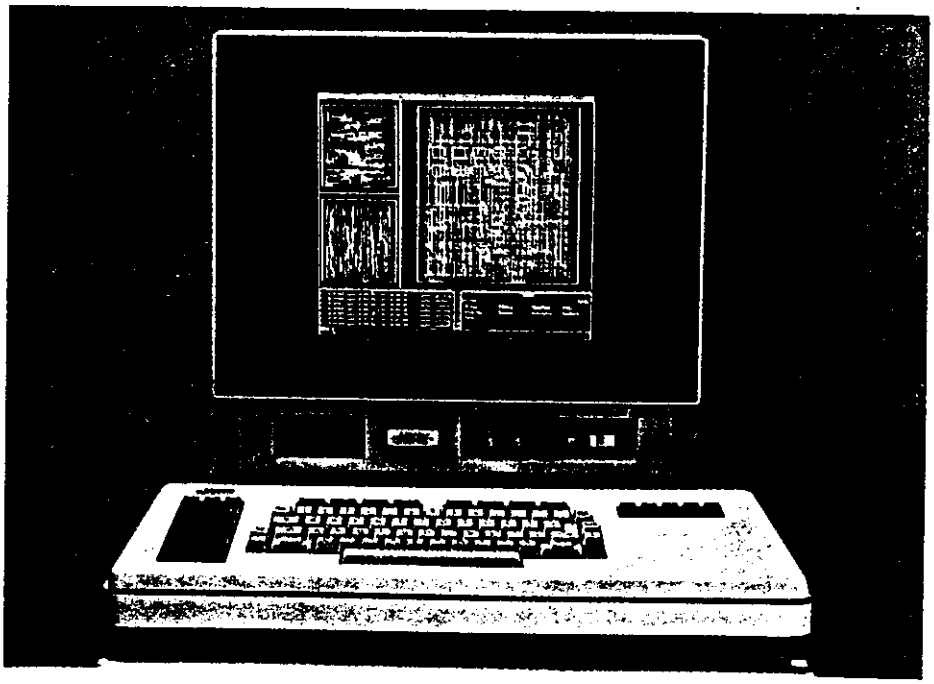


Fig. 24 – Impiego del pacchetto HiWIRE per il disegno di schemi elettrici.

L'organizzazione gerarchica dei fogli di lavoro fornisce un mezzo potente per organizzare progetti complessivi, mediante partizionamento in parti più facilmente gestibili.
OrCAD comprende estensive librerie di componenti. Con oltre 2000 elementi, queste librerie comprendono anche i dispositivi più recenti delle tecnologie TTL, CMOS, microprocessori, memorie, ECL e componenti discreti. Il linguaggio SDL (Symbol Description Language) ed il text editor semplificano l'introduzione di nuovi simboli e la creazione di librerie custom.
Altre caratteristiche di OrCAD comprendono: equivalenze di De Morgan, rubberbanding di terminali e bus, ricerca di stringa, rotazione e specularizzazione di componenti, 5 livelli di zoom, back annotation.
Il pacchetto richiede il personal computer IBM XT/AT o compatibile, con DOS versione 2.0 o successiva, due floppy disk drive da 360 kbyte e 256 kbyte RAM, oltre al supporto della scheda grafica.
HiWIRE (Fig. 24) della Wintek Corporation (Lafayette, IN, USA) è un pacchetto che semplifica il ciclo di sviluppo degli schemi elettronici. Il programma è ottimizzato per l'impiego su schemi; il funzionamento guidato da menu è semplice da apprendere e da ricordare. Il sistema utilizza un'estensiva libreria di componenti TTL, CMOS, microcomputer e discreti. Si possono creare simboli utilizzando elementi di disegno. Il pacchetto comprende diversi programmi di utilità: estrattore gerarchico di netlist (formato EDIF) e della lista dei materiali ed un programma di controllo incrociato con smARTWORK.

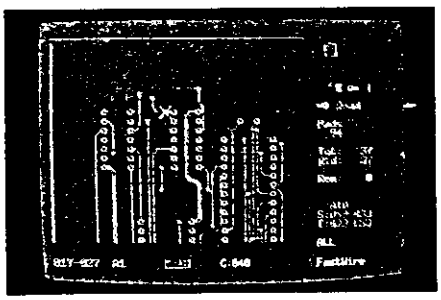


Fig. 25 – Esempi d'impiego del pacchetto FASTWIRE per lo sbroglio delle schede.

Il pacchetto FASTWIRE (Fig. 25) consente di eseguie il progetto e la creazione di schede secondo una semplice e logica progressione: identificazione dei componenti, posizionamento degli stessi ed esecuzione delle interconnessioni. Consente di lavorare in multistrato fino ad 8 strati. Il pacchetto è dotato di autorouting e mette a disposizione ad un prezzo accessibile i più sofisticati mezzi di progettazione e realizzazione di master su personal computer.
FASTWIRE comprende quattro programmi: LIBRARY, LAYOUT, ROUTER e PLOTTER.
LIBRARY è un potente editor grafico che consente di definire funzionalmente e fisicamente ogni modulo delle schede.
LAYOUT permette di effettuare il posizionamento interattivo dei componenti sulla scheda.
ROUTER determina automaticamente o interattivamente la migliore procedura di collegamento di ciascuna linea di segnale o potenza.
PLOTTER consente di produrre il master della scheda su plotter.
L'hardware minimo richiesto per FASTWIRE comprende un IBM PC con 512 kbyte di RAM, una scheda per grafica a colori, un disk drive, sistema operativo MS-DOS 2.0 e plotter.
Infine, Microdata Systems fornisce un programma di interfacciamento che permette di utilizzare i programmi FASTWIRE ed ORCAD come un unico pacchetto integrato. In questo modo, si può passare dalla stesura dello schema elettrico al master della scheda.

Micrograph e Sigraph

Micrograph di Agrate Brianza (MI) e Sigraph di Cinisello B. (MI), nel settore personal workstation per la progettazione di schede a circuito stampato forniscono AutoBoard System II, un pacchetto per cattura schema, PCB layout ed auto routing su PC IBM e compatibili (Fig. 26).
Il software richiesto è DOS con AutoCAD 2.50 ADE 3, i linguaggi utilizzabili sono Autolisp, dBase e FORTRAN. Auto-Board System II è stato sviluppato da The Great SoftWestern Company, Inc. (Denton, Texas, USA).
Si tratta di un modulo legato ad AutoCAD per le funzioni di cattura schema, posizionamento dei componenti ed auto routing, con estensioni per componenti a montaggio superficiale e schede multistrato.
Mediante il modulo di cattura schema, il progettista può utilizzare le facility di AutoCAD per entrare nel dettaglio dello schema elettrico. Auto-Board System II utilizza i file di AutoCAD per la generazione di netlist.
Il pacchetto di posizionamento componenti assiste il progettista nella definizione del layout fisico del circuito utilizzando AutoCAD come veicolo per il posizionamento dei componenti.

Fig. 26 – Impiego di Auto-Board System II per la cattura schema, definizione layout e routing di schede a circuito stampato.

L'auto router di Auto-Board System II è un router a risoluzione fine che opera su un'area di 16 x 16 pollici con una risoluzione di 0,001 pollici.
Sono disponibili estensioni per dispositivi a montaggio superficiale e per multi-layer routing.

SC Italia

SC Italia di Agrate Brianza (MI), la filiale italiana di Scientific Calculations, (Rochester, NY, USA), società leader nel settore CAD elettronico, fornisce una proposta completa di integrazione tra gli ambienti CAE/CAD/CAM.
Nell'ambiente CAE, relativo ai progettisti circuitali, la proposta SC prevede due pacchetti software: SCIDESIGN e SCISIM.
SCIDESIGN è studiato appositamente per assistere il progettista nella fase di concezione e sviluppo dei circuiti elettronici e risponde a tre esigenze fondamentali: semplicità d'uso, completezza delle operazioni e fascia di prezzo interessante.
Esso richiede come supporto hardware un personal computer IBM PC XT oppure AT standard con sistema operativo MS-DOS, dotato di grafica a colori o COMPAQ 286/386.

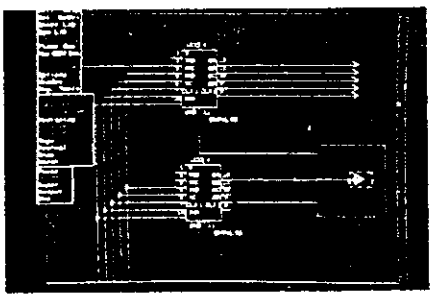


Fig. 27 – Esempio d'impiego del pacchetto SCIDESIGN per la creazione dei simboli grafici.

SCIDESIGN dispone di (Fig. 27) librerie che comprendono oltre 500 simboli preregistrati (relativi a componenti TTL, ECL e CMOS), disponibili per gli standard ANSI ed IEC.
Per quanto riguarda la creazione dello schema, sono disponibili vari algoritmi di sbrogliatura. Le dimensioni dei formati e dello schema sono definibili dall'utente; le interconnessioni ed i simboli possono essere aggiunti, spostati o soppressi. I simboli possono essere ruotati, modificati nella scala e spostati con le loro connessioni; è disponibile l'annotazione automatica dei rimandi pagina tra i diversi fogli.
Per quanto riguarda la semplicità e praticità d'uso si sottolineano la disponibilità di finestre, traslazioni panoramiche (panning) ed ingrandimento loale immediato.
Dal punto di vista delle comunicazioni SCIDESIGN consente un'integrazione completa con il programma SCICARDS per lo sviluppo del

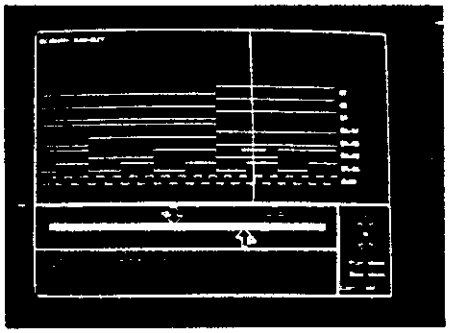
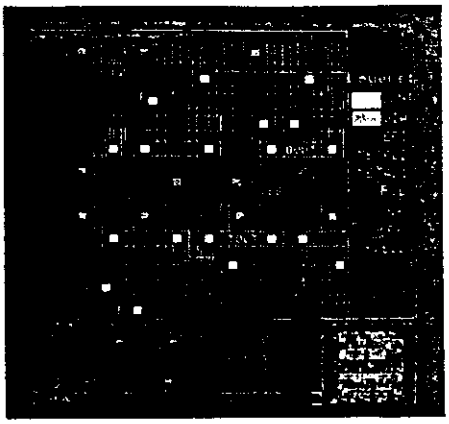


Fig. 28 – Esempio d'impiego del pacchetto SCISIM per la simulazione logica dei circuiti.

layout. Questa integrazione consente di trasferire gli schemi elettrici e di avvantaggiarsi della retroannotazione (back annotation) automatica una volta attribuite le funzioni logiche, durante e dopo le fasi di sbrogliatura. Inoltre, le capacità di comunicazione consentono il trasferimento di file verso una banca dati centralizzata e l'output su stampante locale a matrice o tramite SCICARDS UNV.
Tramite il modulo Access è possibile estrarre dalla banca dati qualsiasi informazione creando un file strutturato con il formato voluto, per esempio, per la generazione della lista dei componenti e della lista per un simulatore.



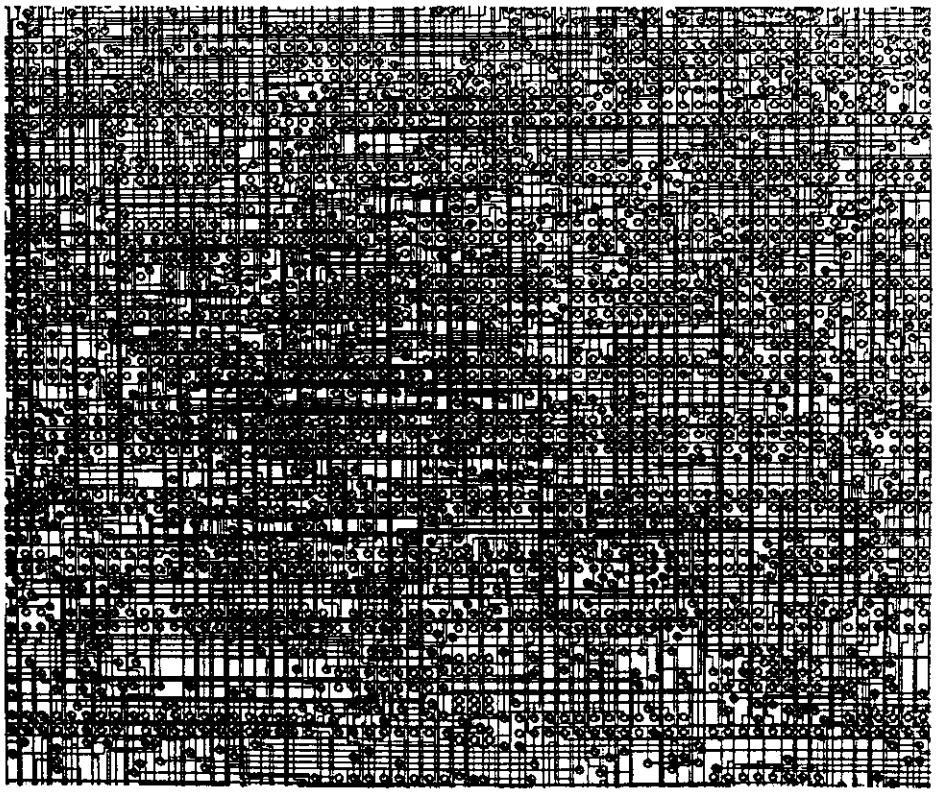


Fig. 29 – Esempio d'impiego del pacchetto SCICARDS per la progettazione di schede ad alta densità.

SCIDESIGN, grazie alla sua intrinseca possibilità di trattare la struttura gerarchica dei dati, gestisce lo schema dall'introduzione dell'idea fino alla definizione di ogni componente, secondo lo sviluppo top-down.
SCISIM è un pacchetto per la simulazione logica dei dati gestiti con il programma SCIDESIGN. Esso consnete il controllo del funzionamento dei circuiti a tre diversi livelli: funzione logica, componente o modello di comportamento (Fig. 28).
SCISIM è disponibile su personal computer IBM PC con il sistema operativo MS-DOS, oppure COMPAQ 286/386 mentre, per le simulazioni più impegnative, è disponibile una versione per la serie DEC VAX.
Per l'ambiente CAD, relativo agli ingegnerizzatori del prodotto che, a partire dai dati circuitali e dalle librerie dei componenti, realizzano lo schema delle interconnessioni fisiche tra gli elementi, Scientific Calculations fornisce SCICARDS (Fig. 29) e MEDS che opera in ambiente DEC VAX con sistema operativo VMS oppure UNIX System V.2 con stazioni di lavoro SC il primo, mentre il secondo in ambiente DEC VAX con sistema operativo VMS.

Sistrel

Sistrel di Cinisello B. (MI) fornisce, tra la sua ampia gamma di prodotti, i pacchetti software FutureNet/Data I/O (CA, USA).

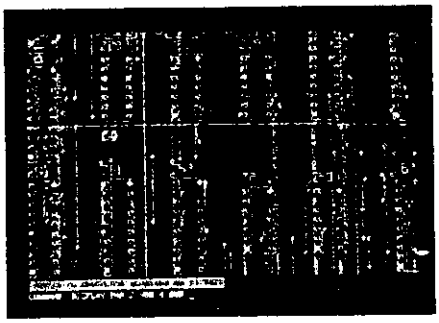


Fig. 30 – Applicazione del pacchetto DASH-PCB, per il layout di schede a circuito stampato.

DASH-PCB (Fig. 30) è un sistema esperto innovativo per il layout di schede a circuito stampato. Esso combina tutte le caratteristiche di un sistema per layout per mainframe della classe DEC VAX ed è un pacchetto a costo contenuto, facile da apprendere, da usare e ad alta produttività.
DASH-PCB utilizza la potenza di una scheda coprocessore a 32 bit, basata su UNIX, inseribile direttamente in un personal computer standard IBM XT/AT. Il router Expert Multi-Strategy di DASH-PCB consente di ottimizzare il layout scegliendo la propria strategia di sbroglio automatico da diverse routine sofisticate, oppure è possibile definire una strategia personalizzata.
La funzione rubberbanding in tempo reale assiste nel layout dei componenti conservando le connessioni durante i riposizionamenti.
Per ridurre la lunghezza delle tracce, gli angoli vengono arrotondati a 45°, guadagnando spazio sulla scheda.
DASH-PCB può gestire un numero qualsiasi di componenti, *compresi quelli a montaggio superficiale* su schede fino a ben 32 x 32 pollici. Inoltre, la scheda può avere fino a 18 strati di sbroglio, in modo da gestire i progetti più complessi.
La scelta del reticolo è flessibile e può arrivare fino ad 1 mil ed ottenere pre-

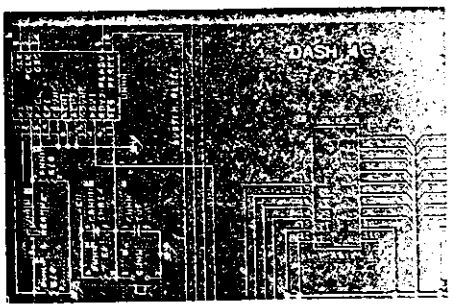
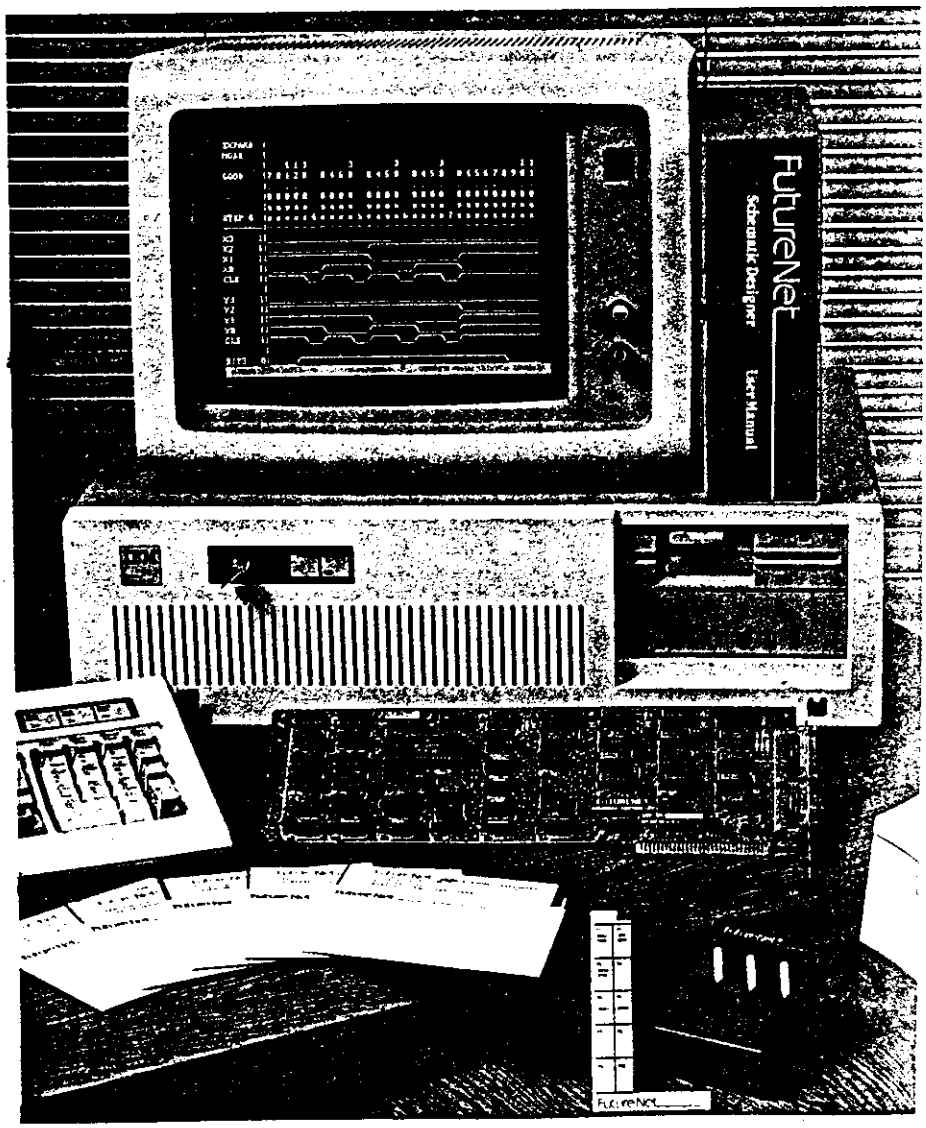
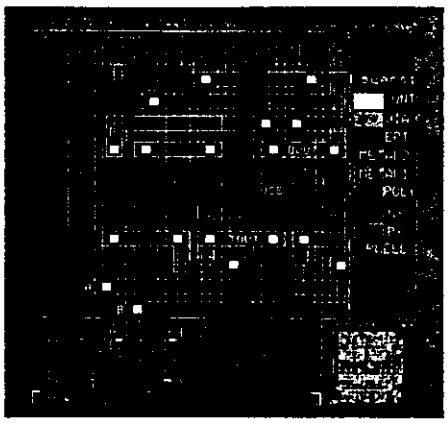


Fig. 31 – Esempio applicativo di DASH Schematic Designer per cattura schema.

Fig. 32 – Impiego di DASH-CADAT per la simulazione logica di progetti complessi.



stazioni paragonabili a quelle dei cosiddetti gridless router.
Mentre alcuni sistemi di layout richiedono due schermi di visualizzazione e forzano l'utente a passare continuamente da uno schermo all'altro, DASH-PCB fornisce la commutazione istantanea della visualizzazione su un solo schermo.
DASH Schematic Designer (Fig. 31) è un pacchetto di definizione schema per personal computer semplice da utilizzare, veloce e versatile. Esso comprende otto sessioni che guidano passo-passo nel ciclo di progetto, mentre il funzionamento è guidato da menu. Il pacchetto comprende otto librerie standard per TTL, CMOS, ECL, memorie, componenti discreti, Intel, Motorola ed IEEE, oltre ad avere la possibilità di creare nuovi simboli.
Inoltre sono disponibili le librerie semi-custom Motorola e Gould AMI.
Altre caratteristiche di DASH Schematic Designer comprendono il rubberbanding ortogonale, rotazione e riflessione di simboli, campi alfanumerici orientabili ed a strati.
Anche DASH Schematic Designer funziona su personal computer IBM.
DASH-CADAT (Fig. 32) è un simulatore logico ad alte prestazioni per personal computer IBM PC XT/AT con coprocessore 32016 e sistema operativo UNIX.
Questo pacchetto consente di passare dallo schema alla simulazione ed al collaudo, mediante analisi di forma d'onda o tabelle ottenute per simulazione.
Sulla base di una libreria di oltre 100 primitive, DASH-CADAT simula progetti di schede a circuito stampato ed ASIC, con complessità fino a 10 mila gate. La definizione del tempo di risoluzione arriva fino a 100 ps.
L'ultima novità da FutureNet è Future Designer, una workstation avanzata per caricamento schema (Fig. 33).



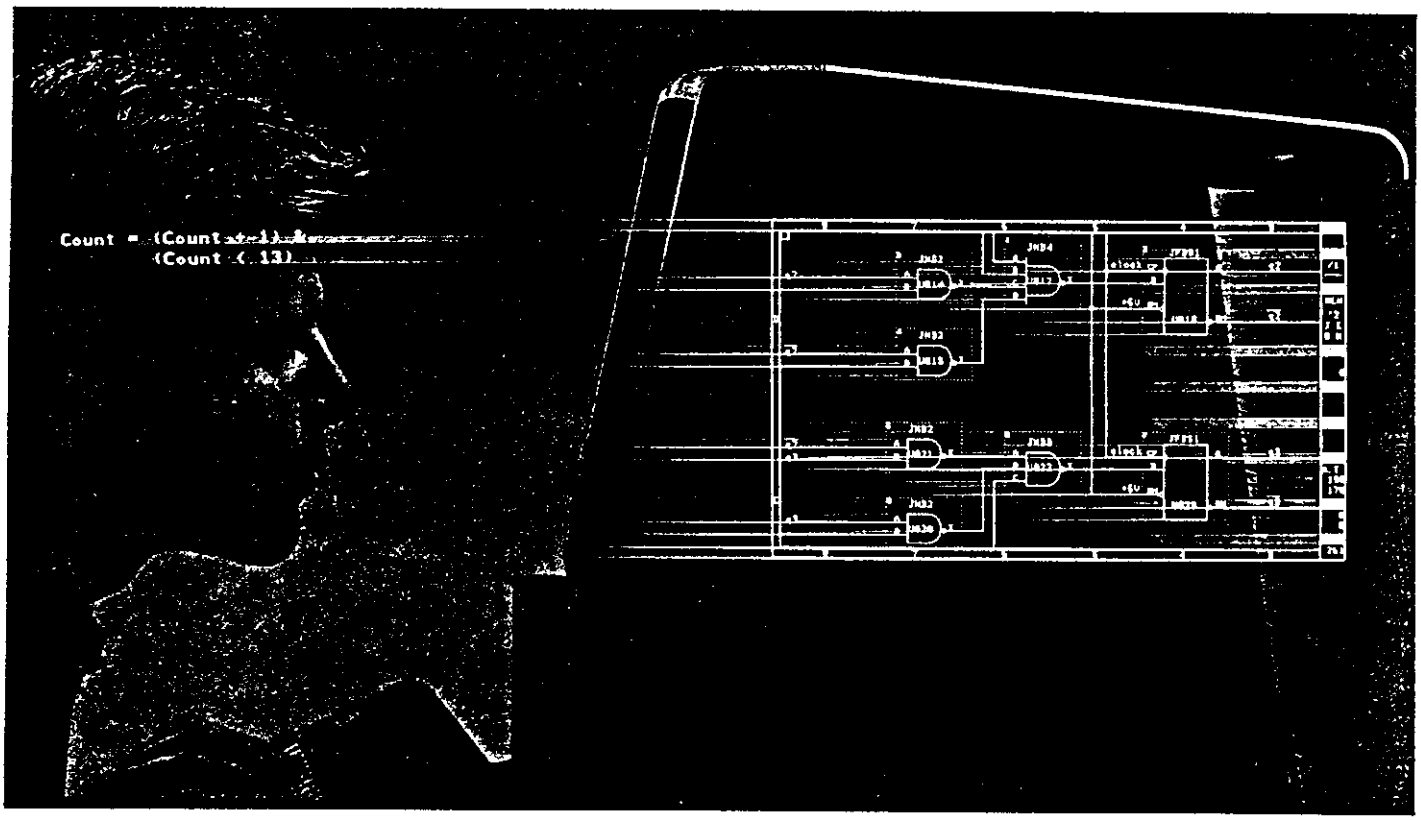


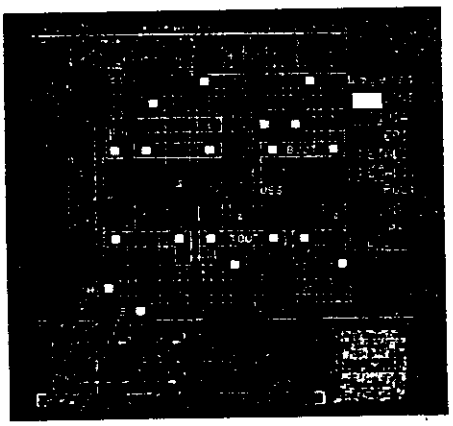
Fig. 33 – Future Design è una workstation avanzata per caricamento schema.

Valid

Valid Italia di Rozzano (MI), filiale italiana di Valid Logic Systems Inc. (San Jose, CA, USA) fornisce, tra l'altro, quattro pacchetti software su personal computer PC-AT IBM o compatibili:

* Entry Designer per definizione schemi elettrici.
* Logic Designer per definizione schemi e generazioni di netlist.
* Validation Designer per definizione schemi, generazioni di netlist, simulazione logica e verifica temporale.
* Analog Designer per definizione schemi, generazione di netlist e simulazione di circuiti analogici.

Gli schemi creati su Logic Designer



(Fig. 34) vengono compilati in un database di progetto logico mediante ValidCOMPILER. Il progetto compilato è pronto per l'elaborazione successiva (simulazione, verifica delle temporizzazioni, packaging fisico, eccetera). Il progetto logico può essere impaccato in un database di progetto fisico mediante ValidPACKAGER. Il database di progetto fisico è accessibile a varie interfacce CAD o ASIC per creare l'informazione (netlist, lista dei componenti, ecc.) richiesta dai sistemi CAD per la fabbricazione di schede a circuito stampato (PCB), oppure da fornitori ASIC per la fabbricazione di gate array e standard cell.

Per la simulazione oppure per altre elaborazioni, lo schema o il progetto compilato possono essere facilmente trasferiti via RS-232 o Ethernet ad un altro IBM PC-AT o IBM mainframe dove sia installato ValidSIM.

Logic Designer esegue la cattura dello schema e la generazione netlist mediante l'editor grafico ValidGED, il compilatore logico ValidCOMPILER e ValidPACKAGER.

Logic Designer utilizza uno standard IBM PC-AT a cui Valid Aggiunge un hard disk da 85 Mbyte per migliorare le prestazioni (seek di 30 ms) e per gestire le librerie ed i database di progetto. Inoltre, viene aggiunto un mouse a tre pulsanti per le funzioni di puntatore veloce.

Inoltre, Logic Designer richiede lo schermo a colori e la scheda grafica per una risoluzione di 640 x 350 pixel (Extended Graphic Adapter IBM) ed una scheda coprocessore UNIX a 32 bit.

Quindi, Logic Designer utilizza il sistema operativo PC-DOS per spreadsheet, gestione tool di progetto, eccetera; mentre UNIX fornisce potenti capacità CAE e la compatibilità con la linea di prodotti Valid.

Si può passare da PC-DOS ad UNIX

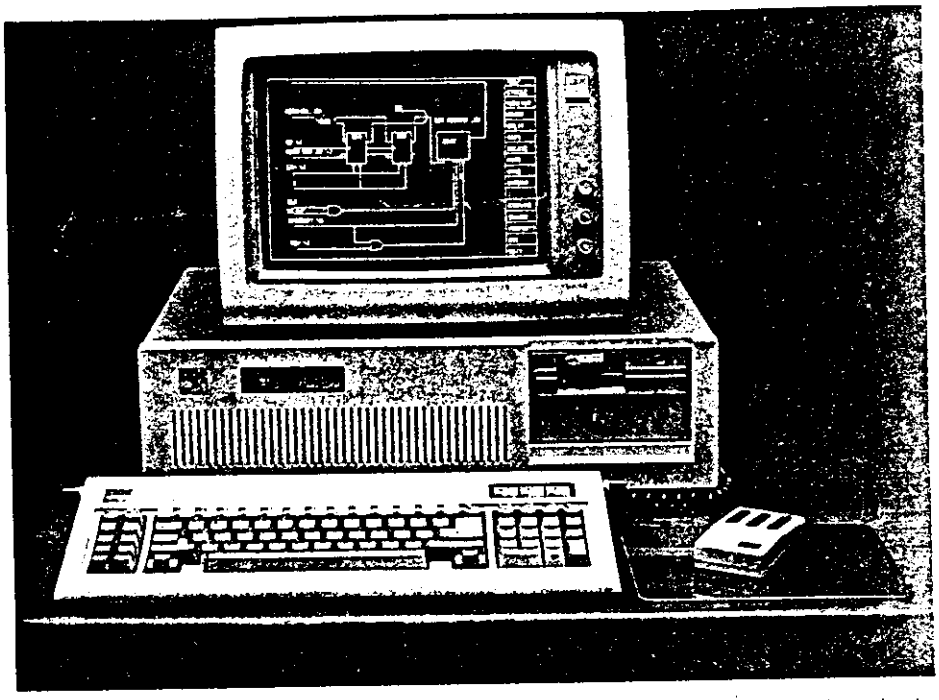


Fig. 34 – Esempio d'impiego del pacchetto Logic Designer su personal computer IBM PC-AT.

in pochi secondi, oppure eseguire il programma PC-DOS direttamente da UNIX. Mediante Integrated Engineering System, è possibile accedere ad un'ampia gamma di soluzioni CAE e CAD via Ethernet.

I progetti creati su Logic Designer possono essere trasferiti direttamente su mainframe (DEC VAX o IBM) o su altre workstation.

Validation Designer opera su IBM PC AT configurato come il precedente. Si possono utilizzare tool per ogni fase del processo di progetto: cattura schema, generazione netlist, verifica e debug per progettisti di PCB, sistemi e CI semicustom. Il coprocessore a 32 bit utilizza UNIX System V con un massimo di 16 Mbyte di indirizzamento virtuale e 2 Mbyte di RAM. Questa combinazione di prestazioni di CPU e di capacità di memoria consente la simulazione di progetti con circa 5 mila gate.

Tra i tool utilizzati si segnala il simulatore logico ValidSIM ed il verificatore delle temporizzazioni ValidTIME.

ValidSIM è un simulatore logico che crea un ambiente di breadboard virtuale e fornisce al progettista funzioni di debugging interattive per la ricerca e la correzione degli errori di progetto. ValidSIM può visualizzare forme d'onda di un analizzatore logico virtuale con fino a 200 segnali o bus.

L'analizzatore delle temporizzazioni ValidTIME esegue l'analisi dei tempi mediante una simulazione parziale con valori dei segnali stabili e variabili. Vengono verificati i tempi di setup e di hold e la larghezza minima degli impulsi, rilevando le violazioni.

Analog Designer è un pacchetto software per personal computer che esegue la cattura schemi, la generazione di netlist e la simulazione di circuiti analogici (Fig. 35).

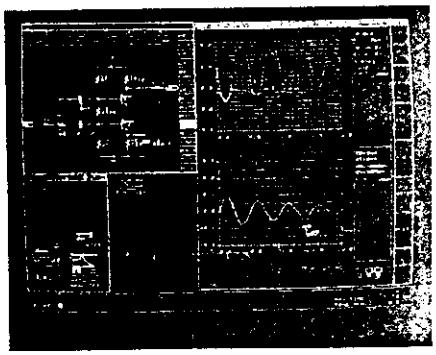


Fig. 35 – Esempio di simulazione analogica del pacchetto software Analogic Designer della Valid.

Per tutte le versioni è da segnalare l'opzione VALID FLAT, un pacchetto software per la generazione automatica dello schema elettrico a partire da netlist o per l'appiattimento automatico di schemi gerarchici in schemi di dettaglio. ■

LA SIMULAZIONE LOGICA ED ELETTRICA SU CALCOLATORE

Luigi Abbondandolo

Il marketing ha identificato un nuovo prodotto da lanciare sul mercato. Ora tocca al progettista. Comincia a stendere uno schema a blocchi del sistema, e poi scende nel dettaglio delle singole microfunzioni. È il progetto di un sistema realizzato con circuiti standard nel primo caso, è quello di un nuovo circuito integrato nel secondo. Il lavoro concettualmente più impegnativo, è terminato, e il progettista è soddisfatto, per le sue capacità di "inventare" le soluzioni ai problemi posti dal progetto ma, non ha ancora la matematica certezza che tutto funzioni perfettamente, che non ci siano "trappole" nascoste che genereranno malfunzionamenti in condizioni esasperate d'uso.

È chiaro quindi che a questo punto si impongono tutte quelle verifiche adatte a garantire che il progetto sia realmente "bug-free", cioè privo di ogni difetto nascosto.

Ma quale metodo di verifica adoperare?

Può costruire un prototipo del sistema. È un metodo sicuro, ma soltanto se il prototipo può riprodurre fedelmente, fin nel più piccolo dettaglio, quello che sarà poi il prodotto finale. E questo è possibile soltanto se si sta progettando un sistema completamente costituito da componenti standard, non certo se qualche sua parte è un circuito integrato "ad hoc". Comunque il metodo sopracitato ha almeno due limitazioni fondamentali. La prima è il lungo tempo necessario ad assemblare prima e provare poi un prototipo (il classico "breadboard") in tutte le condizioni estreme d'uso. La seconda è la pratica impossibilità di "miscelare" nel modo più opportuno nel sistema di prova dei componenti con parametri ai limiti delle specifiche, onde controllare che tutte le possibili combinazioni di essi, come si potranno verificare durante la fabbricazione in serie, non generino malfunzioni.

Si può allora ricorrere all'altro metodo di verifica, la simulazione su calcolatore, che comincia ad avere ormai una larghissima diffusione, dopo essere stata per lunghi anni confinata nei reparti di progettazione delle grandi industrie di semiconduttori o nei centri di ricerca più avanzati.

I motivi della scarsa diffusione iniziale sono ovvii: oltre a dover generare fra gli utenti la necessaria "cultura", i primi sistemi erano complessi da usare, funzionavano soltanto su macchine estremamente costose, ed i risultati non sempre erano attendibili a causa della difficoltà di messa a punto dei modelli matematici descriventi dei componenti nuovi o complessi.

L'accelerazione del progresso nel mondo dell'elettronica che si è avuta negli ultimi anni ha praticamente cancellato tutte queste limitazioni. Oggi le prestazioni dei calcolatori a basso costo, sia in termini di velocità di calcolo che in termini di dimensioni della memoria di massa, permettono l'uso di programmi di simulazione estremamente sofisticati. La modellazione dei componenti ha ormai alle spalle una storia ultradecennale, per cui la sua affidabilità è elevatissima. Se a questo si aggiunge il notevole sforzo che i progettisti di software hanno compiuto per rendere facili e di immediata comprensione le interazioni uomo-macchina, si può capire come gli strumenti per una corretta simulazione siano ormai non più un appannaggio di pochi "eletti".

E vediamo in pratica che cosa significa simulare su calcolatore i comportamenti di un circuito o di un sistema elettronico.

Nella ligua italiana "simulazione" ha il significato primario di falsificazione o impostura, ma ne ha anche uno – raramente usato – di imitazione.

In effetti è a quest'ultima accezione che ci si riferisce quando si parla dei simulatore: quest'ultimo è un sistema che ci permette di imitare in modo sufficientemente fedele il comportamento o l'evoluzione di un sistema reale senza fisicamente riprodurlo. Ovviamente qui ci limitiamo alla sola simulazione di circuiti elettronici, ricordando però che queste tecniche sono ormai largamente usate per i problemi più diversi, dall'andamento di una ipotetica guerra nucleare, allo studio della reazione dei consumatori ad una campagna pubblicitaria, alla previsione metereologica sia a breve che a lungo termine.

Dobbiamo però distinguere due tipi fondamentali di simulazione, qui descritti separatamente. È come al solito una ripartizione di comodo, utile alla chiarezza del discorso, ma in realtà i confini fra i due tipi si confondono e si mescolano.

La prima è la cosiddetta "simulazione logica", cioè quel tipo di analisi che permette di studiare e analizzare la risposta funzionale di un sistema il cui comportamento è definito dalla logica booleana. La seconda è la "simulazione analogica", quella cioè che permette di esaminare la risposta di sistemi lineari, quindi i valori di parametri elettrici caratteristici nelle varie condizioni di funzionamento.

La simulazione logica

Storicamente nata presso i centri di ricerca delle grandi industrie produttrici di semiconduttori per la necessità dell'industria militare e spaziale di garantirsi un funzionamento corretto ed un'alta affidabilità dei sistemi.

Inizialmente quindi i software di simulazione venivano sviluppati dai centri di ricerca di queste aziende, ed il loro uso era confinato nelle stesse strutture che li avevano prodotti. Na-

turalmente questi primi simulatori erano in qualche modo vincolati alle macchine ed ai sistemi operativi su cui erano stati concepiti, e quindi in pratica non "trasportabili" da un ambiente ad uno differente.
Questa non trasportabilità è stata superata nel momento in cui delle aziende produttrici di software hanno cominciato a sviluppare – per immetterli sul mercato – dei simulatori general-purpose.
Oggi i simulatori commerciali esistono in versioni che "girano" negli ambienti più disparati, dal semplice personal computer fino ai più complessi mainframe, e che consentono di scegliere entro certi limiti il grado di precisione voluta del risultato, legato ai tempi di calcolo.
È chiaro poi che alle dimensioni e alle caratteristiche delle macchine e dei sistemi operativi sono vincolate le prestazioni dei simulatori.
Analizzare su un personal computer il comportamento di un circuito complesso, contenente un elevato numero di funzioni logiche elementari, può essere impossibile, o comunque richiedere tempi di elaborazione eccessivamente lunghi. E anche la precisione del risultato non è elevata: ad esempio la risoluzione con cui vengono calcolati i tempi di propagazione dei segnali difficilmente può essere migliore di un nanosecondo.
D'altra parte i grossi elaboratori, sui quali è possibile simulare in tempi brevi e con estrema accuratezza sistemi molto più complessi di un microprocessore, non sono certo macchine alla portata di tutti.
È quindi necessario, prima di attrezzarsi con sistemi di simulazione, valutare con precisione da una parte le proprie esigenze e dall'altra le disponibilità del budget previsto per questo genere di investimenti. Bisogna però anche portare in conto un elemento non facile da quantizzare, e del quale finora non abbiamo parlato.
Si tratta del risparmio di tempo necessario per passare dal primo abbozzo del progetto fino alla sua stesura definitiva. È un elemento estremamente variabile dipendente dalla complessità del sistema progettato, dalle macchine e dai simulatori adoperati, dalla familiarità che il progettista ha con essi, e infine dalla bontà e accuratezza dei modelli che il simulatore adopera.
Si può concludere dicendo che la scelta di un sistema di simulazione piuttosto che un altro richiede una valutazione molto attenta di tutte le caratteristiche tecniche ed una comparazio-

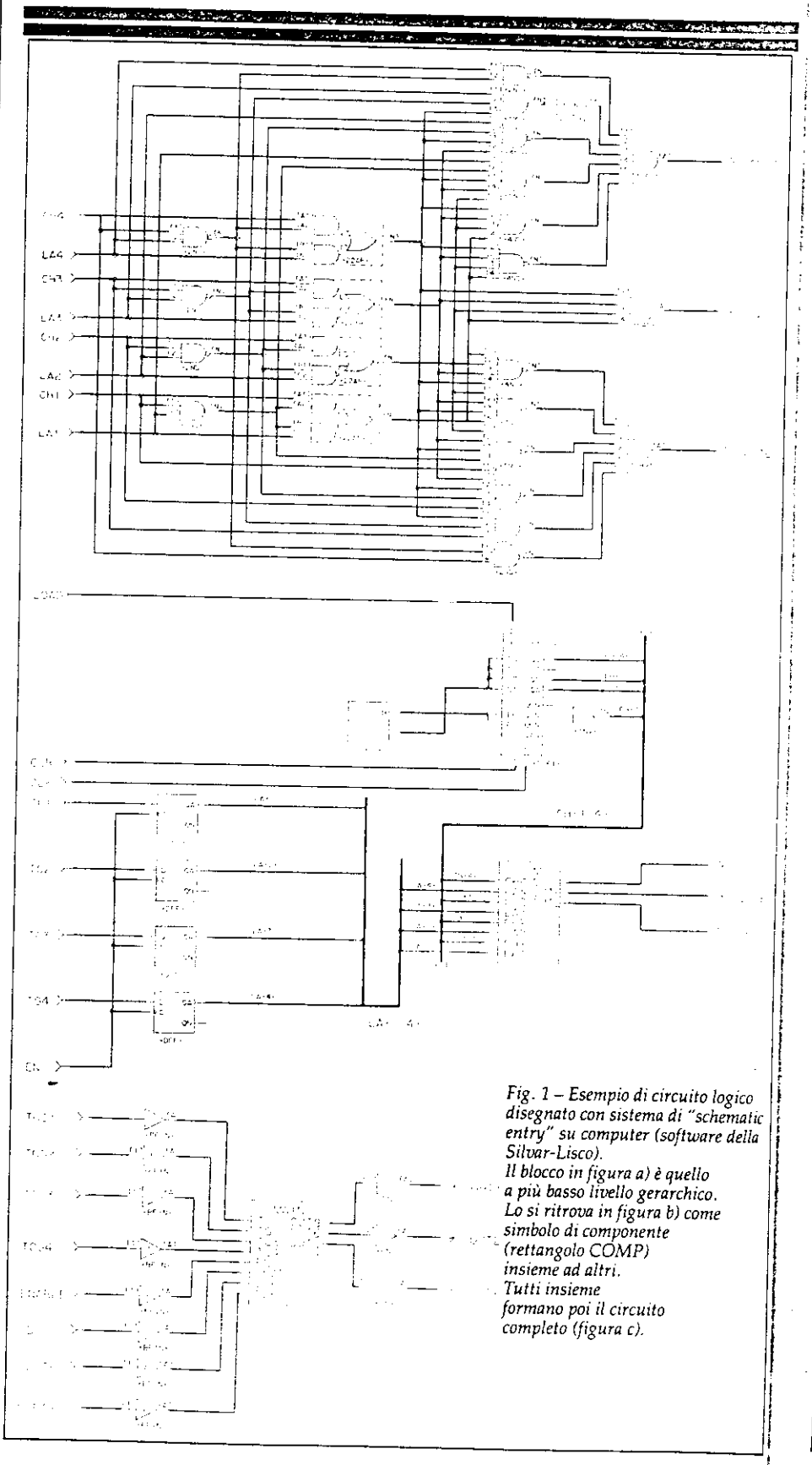
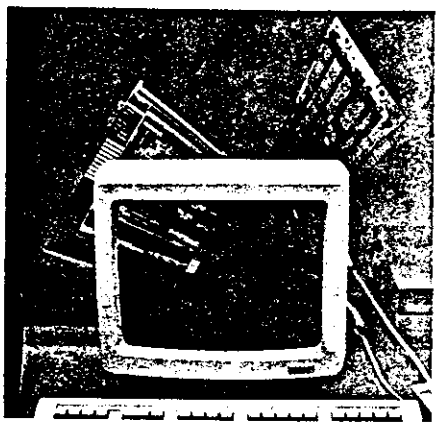


Fig. 1 – Esempio di circuito logico disegnato con sistema di "schematic entry" su computer (software della Silvar-Lisco).
Il blocco in figura a) è quello a più basso livello gerarchico. Lo si ritrova in figura b) come simbolo di componente (rettangolo COMP) insieme ad altri. Tutti insieme formano poi il circuito completo (figura c).

```
** GENERATED BY IHILO ON 87/05/04 AT 12:04:22 HOURS. **

** sub-circuit description **

CCT
   COMP( LA1, CH1, LA2, CH2, LA3, CH3, LA4, CH4, OUTL, OUTE,
 OUTG)

** element declarations **

 G703
   G70X#1( NET19, NET33);
 AD6
   A6AD#1( OUTL, NET27, NET26, NET29, NET30, NET31, NET32);

.. CONTINUA .....

** sub-circuit description **

CCT
   MAIN( CLR, CLK, LOAD, EN, TG4, TG3, TG2, TG1, OUTL, OUTE,
 OUTG)

** element declarations **

 INV
   INV#1( CH[3], NET3);
 G901
   G901#1( NET1, NET2);
 DFF
   DFF#1( LA[4],, EN, TG4);

.. CONTINUA .....

** main circuit description **

CCT PULSE#GEN( CLEAR, CLOCK, LD, ENABLE, TOG4, TOG3, TOG2,
 TOG1, OUT1, OUT2, OUT3)

** element declarations **

 MAIN
   MAIN#1( NET9, NET1, NET8, NET7, NET5, NET6, NET10, NET11,
NET2, NET3, NET4);
 BN
   BN#1( OUT1, NET2);

.. CONTINUA .....

** wire declarations **

 INPUT TOG1 TOG2 TOG3 TOG4 ENABLE LD CLOCK CLEAR;
 UNID NET11 NET10 NET6 NET5 NET8 NET1 NET9 NET7 NET14 NET3
 NET2 OUT3 OUT2 OUT1.




 WAVEFORM PULSEWAVE

 STIMULUS CLEAR,ENABLE,LD,CLOCK,TOG1,TOG2,TOG4=0 TOG3=1;
 RESPONSE OUT1,OUT2,OUT3=X;

 100 BY 2000 TO 34000 DO (0 STROBE);
 500 CLEAR,LD,ENABLE=1;
 1000 CLOCK=BY 2000 TO 34000 CHANGE1 (1000,+1000);
 1500 ENABLE=0;
 34000 FINISH.
```

Fig. 3 – Descrizione dei segnali d'ingresso al circuito di figura 1 e 2. Analizziamo un paio di righe per meglio comprendere il linguaggio:
– 100 BY 2000 TO 34000 DO (o STROBE) = a partire dal tempo 100 unità (in questo caso 10 nanosec perché è stata scelta l'unità = 0,1 ns) ogni 2000 unità (200 ns) fino a 34000 unità (3,4 µs) esegui uno strobe dei segnali a inizio periodo;
– 1000 clock etc... = a partire dal tempo 1000 (100 nanosec) con periodo di 2000 (200 nanosec) esegui la sequenza 0 → 1 immediata e 1 → 0 a metà periodo.

Fig. 2 – È la traduzione automatica del circuito di figura 1 in "netlist" formato HILO. Nell'ordine sono descritti i sottocircuiti COMP e MAIN, e poi il circuito totale. Il sottocircuito 0161 non è descritto strutturalmente perché è un blocco definito nella libreria, così come i gate elementari e i flip-flop.
(Riproduzione parziale del listato).



ne precisa dei vantaggi e dei costi ad essi associati.

Uso di un simulatore logico

Prendendo ad esempio un simulatore commerciale ad elevate prestazioni ed in grado di funzionare su qualunque tipo di computer, come il diffuso HILO GenRad, vediamo un poco in dettaglio il modo di adoperarlo. È un programma diviso in moduli, i cui principali sono i compilatori che ricostruiscono la struttura del circuito e gli stimoli di ingresso, il simulatore vero e proprio, ed i post-processor per la visualizzazione dei segnali o per la generazione dei programmi di test per macchine automatiche. Al compilatore del circuito va fornita una descrizione dello stesso. Questo è realizzabile fondamentalmente in due modi: mediante un testo alfanumerico che descrive gli elementi costituenti il circuito e le loro interconnessioni (HDL = hardware description language), oppure mediante un sistema grafico di "schematic entry". (Fig. 1)
In questo secondo caso il sistema di definizione grafica dello schema deve possedere una apposita interfaccia che traduca il database grafico in un testo in formato opportuno (Fig. 2).
La descrizione degli stimoli di ingresso è anche essa effettuata tramite un testo alfanumerico contenente le informazioni sui livelli logici dei segnali e sui tempi delle loro variazioni di stato.
Fornendo in pasto al simulatore le informzioni sopra riportate si ottiene un'analisi temporale dell'evoluzione dei livelli logici in tutti i nodi del circuito.
Le informazioni di uscita del simula-

tore sono contenute in un file alfanumerico sotto forma di valori logici (alto, basso, uno, zero, alta impedenza, sconosciuto, indeterminato, ecc.) (Fig. 4). Sono informazioni ovviamente leggibili sul terminale del sistema di calcolo, stampabili, oppure trasformabili in informazioni di tipo grafico. (Fig. 5)
L'esame di questi risultati da parte del progettista permette di stabilire se il funzionamento del circuito è corretto, cioè risponde a quanto ci si attendeva oppure no.
In quest'ultimo caso l'interpretazione dei risultati permette di comprendere quali modifiche vadano apportate al circuito, che va poi risimulato per certificare la sua correttezza di comportamento.
È chiaramente un processo che va iterato fino a quando la funzione da realizzare non sia correttamente implementata.
Il vantaggio fondamentale di questo tipo di verifica sta nel fatto di poter analizzare il circuito con qualsiasi "miscela" di parametri dei componenti. In altre parole si può ad esempio considerare il ritardo di un componente come quello massimo di specifica e quello di un altro invece come minimo.

I modelli

La maggior parte dei simulatori evoluti permette di descrivere una funzione semplice – ma spesso anche una complessa – in modo strutturale o in modo funzionale.
La descrizione strutturale è facilmente ottenibile mediante un sistema di definizione grafica di uno schema, anche se ovviamente è realizzabile con un testo di tipo HDL.
In realtà uno schema come quello di figura 1, una volta tradotto automaticamente in testo HDL, è un modello strutturale.
Le relazioni temporali tra ingressi e uscite sono automaticamente calcolate dal simulatore sulla base delle caratteristiche di gate elementari che compongono il blocco.
La descrizione funzionale considera l'insieme come una "scatola nera", fa astrazione cioè dai contenuti del blocco, e tiene conto soltanto delle relazioni logiche e temporali tra ingressi e uscite (Fig. 6).
È da considerare poi la "precisione" dei modelli: è chiaro che l'affidabilità di una simulazione dipende in gran parte da essa.
Importanti sono anche i modi in cui il

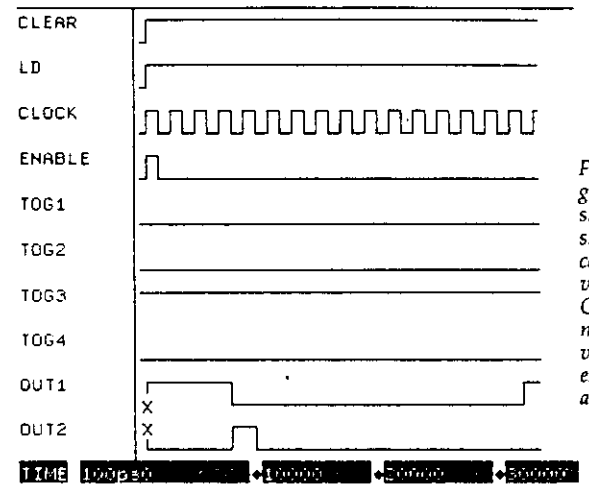


Fig. 4 – È la rappresentazione grafica del risultato della simulazione eseguita. La scala di stampa è 0,1 nanosec per carattere. Ad esempio si vedano le variazioni sui segnali OUT2 e OUT1 al tempo circa 7000 (700 nanosec). Sono chiaramente visibili, ma è difficile misurare esattamente i tempi in cui avvengono.

```
Delayscale = 100PS
Time to load 6.16 cpu secs.
PULSE#GEN LOADED OK
Initialisation complete    cpu secs = 4.15    (total = 4.15)
                E
            C   N C
            L   A L   TTTT   O O O
            E   B O   0000   U U U
            A L L C   GGGG   T T T
            R D E K   4321   3 2 1

----TIME---

        0    0 0 0 0   0100   X X X

      500    1 1 1 0   0100   X X X
      707    1 1 1 0   0100   X 0 X
      745    1 1 1 0   0100   X 0 1
     1000    1 1 1 1   0100   X 0 1
     1095    1 1 1 1   0100   0 0 1

... CONTINUA ............

     7000    1 1 0 1   0100   0 0 1
     7316    1 1 0 1   0100   0 1 1
     7361    1 1 0 1   0100   0 1 0

     8000    1 1 0 0   0100   0 1 0

... CONTINUA ............

    33000    1 1 0 1   0100   0 0 1

finish at 34000
finish simulation    cpu secs = 10.02    (total = 14.17)

CCT PS 100 BFIC (A,I1)

** Description      Through Input Buffer (CMOS Level)
** Level            Functional
** Programmer       Asic Italiana
** Simulator        Hilo3.1I
** Operating parameters:   Voltage range       4.5 to 5.5 Volts
**                         Temperature range   -45 to 85 C
**                         Process             worst case

UNID (12:27:51,14:30:56,23:50:94,23:50:94,0)
   A=I1;

INPUT I1.
```

Fig. 5 – È il risultato, in formato alfanumerico della stessa simulazione di cui a figura 4. Qui si possono misurare con precisione le variazioni dei segnali citate prima.
La transizione 0 → 1 sul segnale OUT2 avviene al tempo 7316 (731,6 nanosec) e quella 1 → 0 sul segnale OUT1 al tempo 7361 (736,1 nanosec). Come dato aggiuntivo si veda il tempo impiegato dal simulatore per analizzare il circuito (circa 10 secondi). (Riproduzione parziale dei dati).

Fig. 6 – Modello HILO di uno stadio d'ingresso, non invertente, di una libreria "gate array". Vengono definite: la capacità di uscita (0.52 pF), la funzione logica attraverso l'istruzione A=I1 (A è l'uscita, I1 l'ingresso del buffer), i ritardi minimi, tipici e massimi per le transizioni 0 → 1 e 1 → 0.

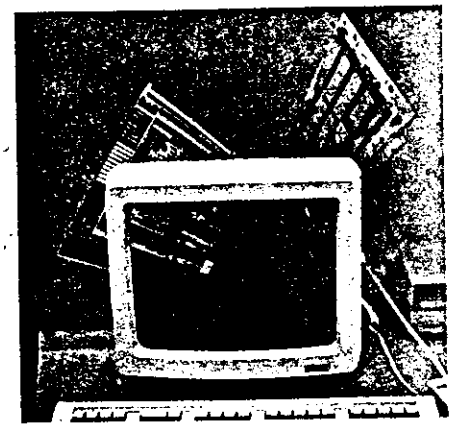
```
CCT PS 100 B220 (A,B2,B1,A2,A1)

** Description      2-Input 2-Wide AND-OR Gate
** Level            Functional
** Programmer       Asic Italiana
** Simulator        Hilo3.1I
** Operating parameters:   Voltage range       4.5 to 5.5 Volts
**                         Temperature range  -45 to 85 C
**                         Process            worst case

UNID (7:16:30,7:15:28,92:200:376,138:300:564,0)
  A = AA;

WIRE
  AA = (A1 AND A2) OR (B1 AND B2);

INPUT B2,B1,A2,A1;

WHEN AA (1 TO 0) DO EVENT DOWN;
WHEN AA (0 TO 1) DO EVENT UP;

** check glitches

WHEN UP DO
  IFNOT  A = 0 THEN
    DISPLAY ("WARNING: GLITCH TO '0' AT TIME ",TIME)
  ENDIF;

WHEN DOWN DO
  IFNOT  A = 1 THEN
    DISPLAY ("WARNING: GLITCH TO '1' AT TIME ",TIME)
  ENDIF.
```

Fig. 7 – Modello HILO di una porta complessa della stessa libreria. I dati definiti sono gli stessi del caso precedente, ma in più è stato aggiunto un rivelatore degli spike eventualmente generati da transizioni non sincrone sugli ingressi. Questa "trappola" non altera il risultato della simulazione ma avverte il progettista di un potenziale problema.

simulatore, attraverso apposite "trappole" inserite nei modelli, riesce a segnalare al progettista non solo i veri e propri errori, ma anche soltanto l'esistenza di condizioni di funzionamento marginali e quindi potenzialmente pericolose (Fig. 7).

Altri vantaggi della simulazione

Alla simulazione logica sono direttamente collegate delle attività alle quali qui si accenna soltanto. Si tratta della "fault simulation", della "testability analysis" e della "test pattern generation".

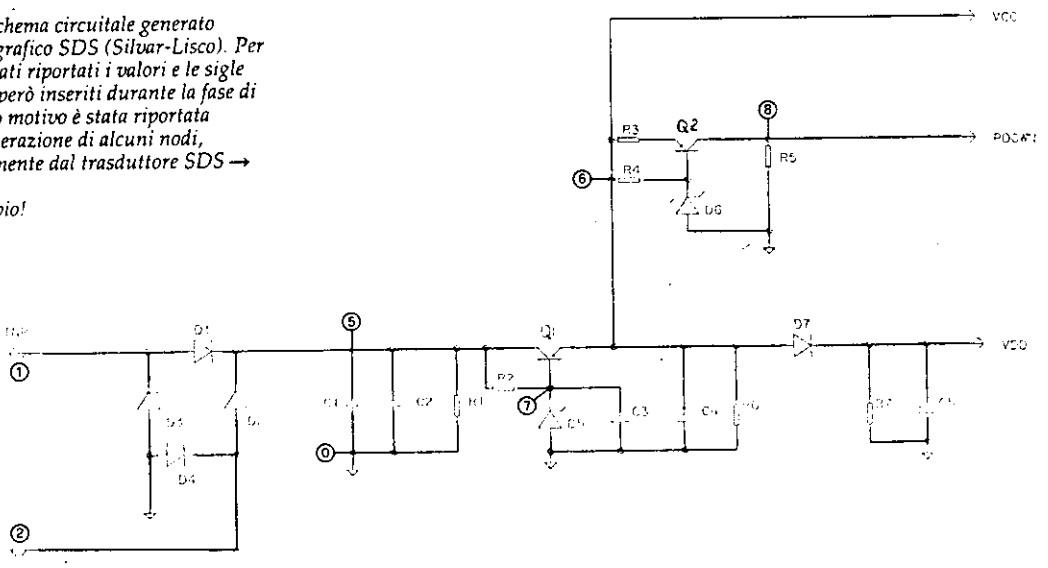


La prima (analisi di guasto) permette di controllare la visibilità di un guasto del circuito attraverso la conoscenza dello stato delle sue uscite. È chiaramente un'analisi fondamentale per un circuito integrato complesso per il quale non si ha accesso a tutti i nodi interni. Lo è di meno – ma è pur sempre un valido supporto – per sistemi assemblati su piastra e contenenti componenti discreti o integrati semplici.

La "testability analysis", di solito usata soltanto dai costruttori di integrati, permette di comprendere fino a che punto i programmi di prova riescano a verificare l'integrità di tutti gli elementi contenuti nel circuito.

Il "pattern generator" consente di tra-

Fig. 8 – Esempio di schema circuitale generato attraverso il sistema grafico SDS (Silvar-Lisco). Per chiarezza non sono stati riportati i valori e le sigle dei componenti, dati però inseriti durante la fase di "entry". Per lo stesso motivo è stata riportata manualmente la numerazione di alcuni nodi, generata automaticamente dal trasduttore SDS → SPICE.
Nota: è solo un esempio!



sformare i dati di simulazione (evoluzione nel tempo degli ingressi e delle uscite del circuito) nel formato più adatto per controllare una macchina automatica di prova. Si ottiene così in modo rapido il mezzo necessario alla verifica definitiva: quella effettuata sul pezzo.

Mercato dei simulatori

Per chiudere l'argomento "simulazione logica" vediamo quali sono i simulatori più diffusi e su quali macchine funzionano.
La lista che segue non è certamente esaustiva: serve soltanto a dare un'idea dei prodotti esistenti.
Come detto precedentemente molti simulatori sono nati all'interno delle aziende produttrici di circuiti integrati, e sono quindi solitamente non commercializzati.
Li citiamo perché un progetto di un circuito integrato realizzato da un utente (e questo oggi è possibile con le metodiche "semi-custom") prima o poi dovrà "fare i conti" con uno di essi: ed è bene tenerne conto fin dall'inizio del progetto.
Si tratta ad esempio di MOTIS di AT&T, di MOZART di SGS, di INTSIM di Texas Instruments, di MIMIC di RCA, di BINALY di OKI.
Sono tutti programmi concepiti per "girare" su mainframe, ed in alcuni casi adattati per workstation evolute.
C'è da aggiungere che alcuni produttori usano i simulatori commerciali: ad esempio Philips adopera SIMON, del quale ha anche realizzato una versione ridotta per personal computer, mentre HILO è adoperato tra gli altri da National Semiconductor e NEC.
Esistono poi i simulatori commerciali, solitamente in grado di funzionare su minicomputer o workstation, sotto i più diffusi sistemi operativi (VMS Digital, UNIX/ULTRIX, AEGIS, Primos, HP-UX, CMS).
Si tratta di BIMOS Silvar-Lisco, LSIM LSI Logic, CADAT HHB Softron, LOGPAC Phoenix Data System, SCALD Valid Logic System, TEGAS Calma Co., QUICKSIM Mentor Graphics, SCISIM Scientific Calculation, SIMON ECAD Inc., e HILO GenRad.

E infine i software per personal computer

Oltre al citato SIMON ci sono ancora SCISIM, il Personal CADAT, il Personal Logician DAISY, SIMULOG Aptos Systems Co., ARCIS Matra Design, P-SILOS SimuCad, Micrologic II Spectrum Software, Valid SIM Valid Logic, e VIEWSIM Viewlogic Systems.
È chiaro che ad un tale spettro di prodotti (per l'esame dettagliato dei quali occorrerebbero tutte le pagine di questa rivista) corrisponde anche un ventaglio di prezzi estremamente ampio: si va dal paio di milioni per i simulatori più semplici, per personal, fino a valori dell'ordine dei 100-200 milioni per licenze multiutente su mainframe

```
ALIMENTATORE
* Descrizione SPICE dell'alimentore
* Trasformatore 220/15 non riportato sullo schema
*-------------------------------------------------------------
*********Ponte di diodi e condensatori di filtro
VIN   1   2   SIN(0 20 50)
C1    5   0   4.7M
C2    5   0   10N
D1    1   5   D1N914B
D2    2   5   D1N914B
D3    0   1   D1N914B
D4    0   2   D1N914B
*********Regolatore per 6 V
Q1   5   7   6   Q2N7055
R2   5   7   330
C4   6   0   100UF
D5   0   7   D1N754
C3   7   0   100UF
R6   6   0   39
*********Carico su VDD
R7   7   0   220
C5   7   0   1GUF
D7   6   7   D1N4148
*********Rivelatore di power-down
R5   6   3   510
R4   6   4   2.2K
R3   8   0   15K
Q2   8   4   3   Q2N2904
D6   0   4   D1N749
*********Comandi per Spice
.TRAN 1MS  0.2
.PRINT TRAN  V(1)  V(6)  I(R6)  V(7)  V(8)
.PROBE
.LIB D:\PSPICE\NOM.LIB
.END
```

Fig. 9 – È la traduzione automatica in formato SPICE del circuito di figura 8.
La numerazione dei nodi (punti di incontro di 2 o più terminali) è generata automaticamente.
Al testo sono state aggiunte da tastiera le seguenti righe:
– commenti (righe precedute da asterisco);
– definizione della tensione d'ingresso VIN; applicata tra i nodi 1 e 2, è una tensione sinusoidale con valore d.c. = 0, valore di picco 21,1 (valore efficace 15V), frequenza 50 Hz;
– le ultime 5 righe, che definiscono il tipo di analisi da fare (analisi transitoria per 0,2 secondi), le uscite volute in forma numerica, la libreria a cui fare riferimento per i modelli dei diodi e dei transitori.

```
ALIMENTATORE

****     TRANSIENT ANALYSIS                TEMPERATURE =   27.000 DEG C

**********************************************************************

     TIME         V(1)         V(6)         I(R6)         V(7)         V(8)

  .000E+00    -7.957E-14   -5.548E-11   -1.422E-12    1.776E-15    3.195E-1
 1.000E-03     3.125E+00    2.395E-04    6.141E-11    1.241E-03    4.375E+00
 2.000E-03     5.984E+00    5.440E-03    1.395E-04    1.173E-02    2.161E-03
 3.000E-03     8.540E+00    1.475E-02    3.794E-04    3.113E-02    1.385E-02
 4.000E-03     9.776E+00    4.104E-02    1.059E-03    7.228E-02    1.100E-02
 5.000E-03     1.067E+01    7.161E-02    1.853E-06    1.301E-01    9.265E-03
 6.000E-03     1.087E+01    5.847E-05    1.494E-07    1.779E-01    8.543E-03
 7.000E-03     9.568E+00    2.215E-01    5.678E-06    2.765E-01    1.148E-02
```

Fig. 10 – È una piccola parte del risultato della simulazione. Compaiono il tempo (prima colonna), le tensioni nei nodi 1, 6, 7, e 8, e la corrente nel resistore R6. Sono i dati generati e conservati in un file da Spice a seguito della richiesta PRINT di figura 9.

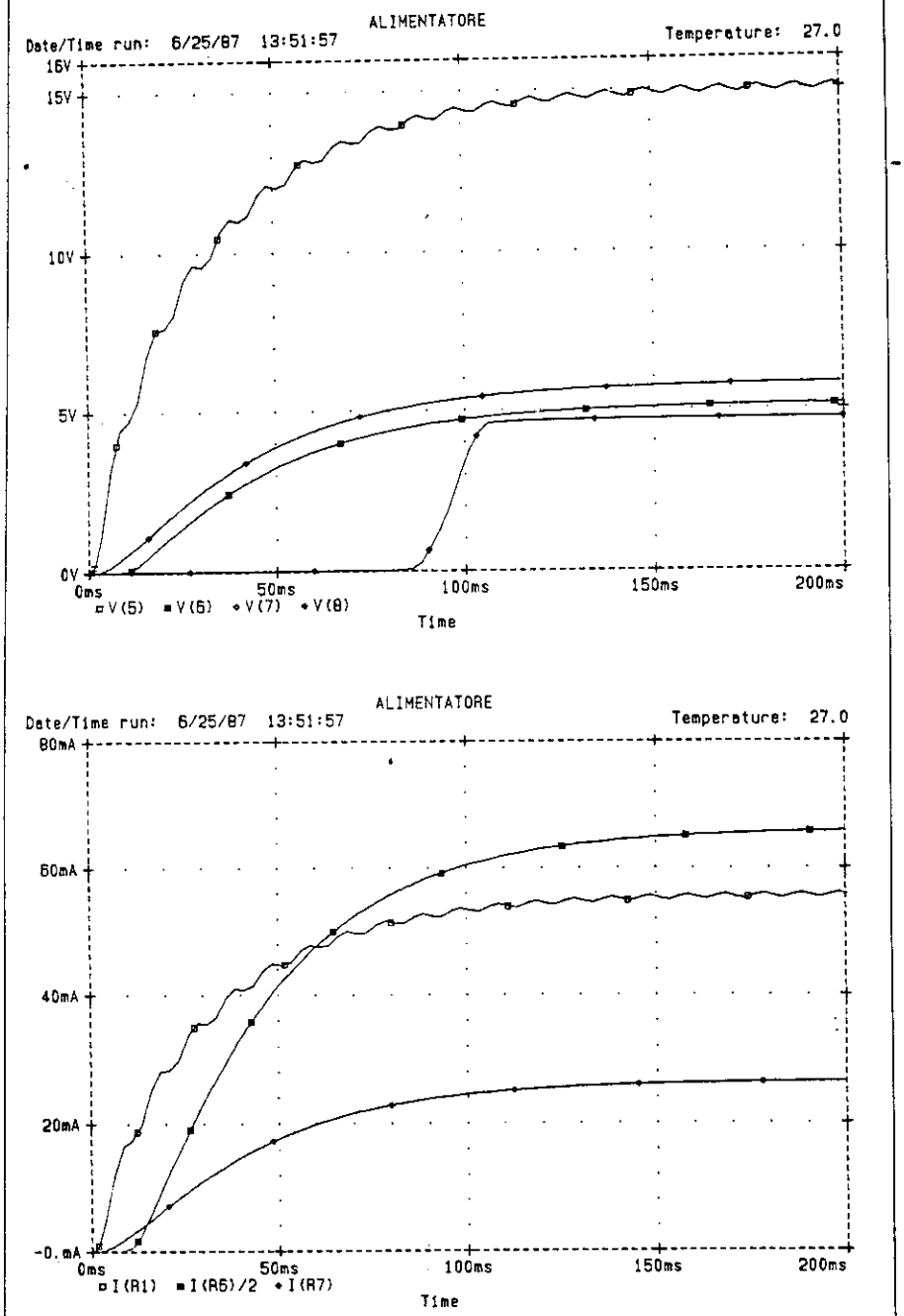
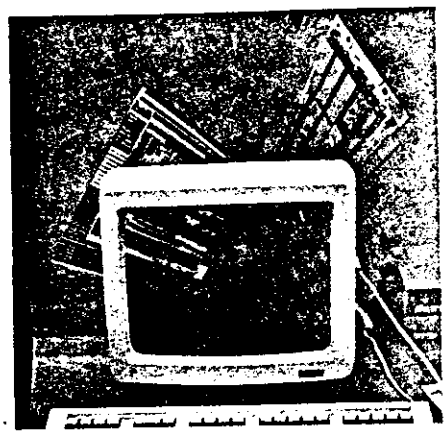


Fig. 11 – È la elaborazione grafica dei risultati di simulazione. Sulle ascisse è riportato il tempo, trattandosi di un'analisi transitoria. Nel primo "plot" sono riportate le tensioni in alcuni nodi (riferirsi alla figura 8). Nel secondo compaiono le correnti passanti in alcuni componenti: si noti che la corrente nel resistore R6 è riportata divisa per due per comprimere i valori in ordinata. Nota: la richiesta PROBE di figura 9 genera un file in cui sono conservate tutte le grandezze elettriche del circuito. È poi l'utente che sceglie quale visualizzare sullo schermo o sul plotter e con quale scala.



di quelli più sofisticati.

La simulazione analogica

Anche in questo campo di applicazione esistono molti software a disposizione del progettista ma, contrariamente ai simulatori logici, derivano quasi tutti da un capostipite ben noto: SPICE, realizzato ormai più di quindici anni fa presso l'università di Berkeley in California.

Le prime versioni di SPICE (Simulator Program with Integrated Circuit Emphasis) avevano delle grosse limitazioni soprattutto in termini di facilità d'uso, di incapacità di trattare circuiti con reazione, e imprecisione di alcuni modelli.

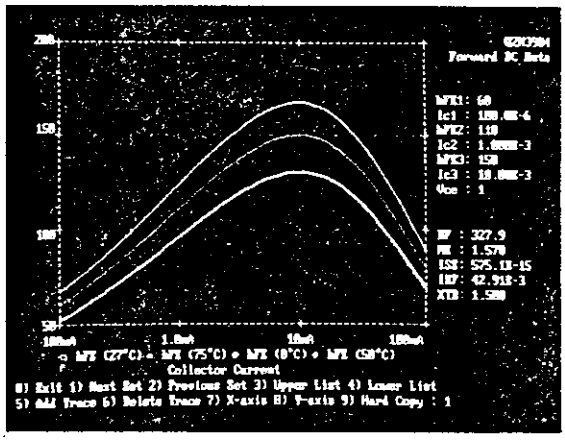
Il lungo lavoro svolto in tutti questi anni dai costruttori di silicio – tra i primi ad usare in modo intensivo SPICE – e dagli utilizzatori più qualificati ha reso questo programma estremamente affidabile, di uso certo non difficile e ne ha permesso ulteriormente la diffusione.

È tuttora disponibile la versione pubblicata dall'università di Berkeley: il costo è bassissimo, ma le prestazioni non sono certo quelle ottimali.

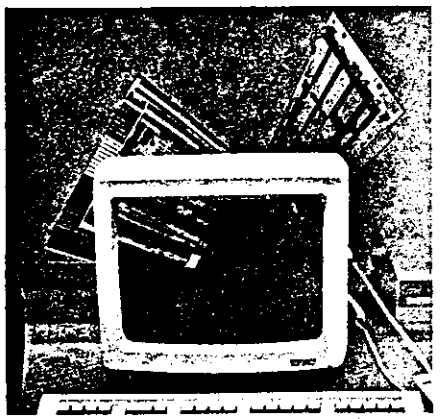
In effetti sul mercato sono reperibili una buona varietà di versioni di SPICE, partendo da PSPICE della MicroSim per personal computer, per arrivare a U-SPICE e H-SPICE per mainframe.

Le differenze fondamentali fra queste varie edizioni del programma sono nella complessità del circuito simulabile e ovviamente nei tempi di calcolo, legati certamente anche all'hardware impiegato.

Non ci sono differenze importanti invece né in termini di possibilità date al



Esempio di simulazione delle caratteristiche di guadagno di un transistor in funzione di T ottenuta con SPICE.



progettista, né in termini di precisione e affidabilità dei risultati.
E vediamo appunto cosa può analizzare il progettista, esaminando le possibilità offerte da SPICE.
Analisi OP/DC: è il calcolo del punto di lavoro (OP = operating point) (tensioni e correnti a riposo) del circuito. Può essere eseguita per un solo valore delle alimentazioni e degli ingressi, oppure per un set "quasi continuo" di una di queste grandezze (DC sweep).
Analisi AC: permette di esaminare la risposta in frequenza del circuito, in funzione di una variazione (lineare o logaritmica) della frequenza del segnale di ingresso.
Analisi transitoria: è la più usata per calcolare i ritardi di propagazione dei segnali in circuiti digitali, oltre che ovviamente analizzare i regimi transitori in circuiti di qualsiasi tipo.
Analisi TF (transfer function): è il calcolo della funzione di trasferimento per piccolo segnale.
Analisi SENS: calcola la variazione di una tensione indotta dalle variazioni (tolleranze) dei componenti del circuito.
Analisi di Fourier: calcola le componenti di Fourier di un segnale risultante dall'analisi transitoria. Consente quindi di calcolare la distorsione del segnale.
Analisi NOISE: calcola la tensione di rumore risultante in un nodo, considerando i contributi di tutti i componenti e facendone il vero valore efficace.
Tutte queste analisi possono essere compiute a più temperature, ed i risultati possono essere stampati come valori numerici di tensioni, correnti, angoli di fase, oppure ottenuti sotto forma grafica per un esame certo meno preciso, ma indubbiamente di comprensione più immediata. E vediamo l'uso di questo programma attraverso un esempio semplice, ma pensiamo sufficientemente indicativo. Lo schema elettrico (Fig. 8) è stato disegnato con l'aiuto di un programma di "schematic entry", SDS della Silvar-Lasco, come per gli schemi logici di figura 1.
Da esso, attraverso un'interfaccia dello stesso programma, si è ottenuto il testo alfanumerico (Fig. 9) che descrive i componenti – con i relativi valori – ed i collegamenti fra di essi.
Anche in questo caso il testo alfanumerico può essere inserito direttamente da tastiera, seguendo delle regole molto semplici, ricavabili facilmente dalla citata figura. Ad esempio Spice riconosce un resistore attraverso la lettera-chiave R con cui inizia il nome del componente; un elemento V... è interpretato come un generatore ideale di tensione, e così via.
Il risultato di tipo numerico è rappresentato in figura 10, mentre quello grafico, ottenuto mediante l'apposito postprocessore "PROBE" della MicroSim, è in figura 11.

E infine un cenno sui modelli

Ovviamente quelli dei componenti passivi (resistori, condensatori, induttori, linee di trasmissione) non sono altro che la implementazione diretta delle leggi fondamentali dell'elettronica. Più complessi naturalmente i modelli dei componenti attivi (diodi, transitori sia bipolari che MOS, generatori di tensione o corrente, eccetera). Ad esempio sono necessari a SPICE più di 40 parametri fisici per modellare correttamente un transitore bipolare (modello di Gummel e Poon o modello semplificato di Ebers-Moll). Ma niente paura: ormai esistono delle librerie dei componenti più diffusi a cui fare riferimento. E in qualche caso, ad esempio con il sottoprogramma PARTS della MicroSim, diventa semplicissimo modellare il componente che si intende usare partendo dai parametri di data-sheet.

Conclusioni

Il mondo della simulazione è, come gli altri settori dell'elettronica, in continua evoluzione. Ci si può quindi attendere, nei prossimi anni, due notevoli ulteriori miglioramenti anche in questo particolare settore.
Ma già oggi gli strumenti a disposizione del progettista gli consentono di giungere in tempi molto brevi – comparati con i metodi tradizionali – alla soluzione del problema "progetto". E, cosa ancora più importante, perché alla fine si traduce in un risparmio di tempo e costi, può sapere con certezza – prima ancora di realizzarlo – che il suo prodotto funzionerà correttamente fin dal primo pezzo. ■